

GRADO EN INGENIERÍA EN TECNOLOGÍA INDUSTRIAL

TRABAJO FIN DE GRADO

CONVERSOR RESOLVER TO DIGITAL EN FPGA PARA PLATAFORMA DE PROTOTIPADO RÁPIDO DE CONTROL

**DOCUMENTO – MEMORIA, METODOLOGÍA, ASPECTOS
ECONÓMICOS Y CONCLUSIONES**

Alumna: Ibañez, Hidalgo, Irati

Director: Ibarra Basabe, Edorta

Curso: 2017-2018

Fecha: 25 de mayo de 2018

RESUMEN:

En los últimos años se ha impulsado la producción de vehículos eléctricos con varios fines, tales como la reducción de las emisiones de CO₂ a la atmosfera y la minimización de la contaminación en las ciudades densamente pobladas, además de para la reducción de la dependencia de combustibles fósiles. En este sentido, el vehículo eléctrico ha supuesto una revolución tecnológica relevante, en el cual se ha sustituido el motor de combustión por un motor eléctrico y su correspondiente electrónica de potencia.

El motor de tracción es una pieza fundamental en este tipo de vehículos, y requiere un conocimiento preciso de la posición angular del mismo para realizar los algoritmos de control que regulan la producción de par electromagnético en la máquina. En este sentido, aunque se consideren varias alternativas para la determinación de dicho ángulo, tales como el uso del encoder y el control sensorless, el resolver es el sistema de medida más utilizado para cumplir con esta función. En general, la adaptación de la medida de este sensor se realiza mediante un dispositivo hardware conocido como resolver-to-digital aunque, dependiendo del tipo de plataforma de control, como puede ser una plataforma de prototipado rápido de control, puede resultar de gran interés la implementación de estas funcionalidades en un dispositivo digital de alta velocidad, como puede ser una FPGA.

Este proyecto se ha centrado en la modelización y simulación del algoritmo de conversión resolver-to-digital utilizando el diseño basado en modelos. Para ello, se ha utilizado el software Matlab/Simulink y se ha implementado una técnica basada en sobremuestreo y un seguidor de tipo PLL. Una vez validada su funcionalidad mediante bloques estándar de Simulink, se ha realizado la implementación y validación del algoritmo mediante Xilinx System Generator para su futura implementación en una FPGA.

Palabras clave: Vehículo eléctrico; Resolver; Resolver-to-digital; FPGA; PLL; RCP.

LABURPENA:

Azken urteotan ibilgailu elektrikoek fabrikazioa bultzatu da zenbait helburu betetzeko, hala nola CO₂ isurketak murrizteko, biztanle-kopuru handia duten hirietako kutsadura murrizteko eta erregai fosilekiko gizarreak duen menpekotasuna jaisteko, besteak beste. Alde horretatik, erreboluzio teknologiko garrantzitsua sortu du ibilgailu elektrikoak, non konbustio-motorra motor elektriko batek eta horri eragiten dion potentzia-elektronikak ordezkatu duten.

Trakzioarako motorra da mota horretako ibilgailuetako elementu nagusietako bat. Beharrezkoa da motorraren posizio angeluarraren ezagutza zehatza, momentu elektromagnetikoa kontrolatzen duten algoritmoak gauzatzeko. Alde horretatik eta posizio angeluarra zehazteko aukera ezberdinak kontsideratzen badira ere, hala nola encoderren edota sensorless kontrolen erabilera, erresolbera de funtzio hori betetzeko erabiltzen den neurgailu erabiliena. Oro har, sentore horrek gauzatzen duen neurketaren adaptazioa resolver-to-digital izenarekin ezagutzen den gailu hardware baten bidez gauzatzen da. Hala ere eta kontrolerako erabiltzen den plataformaren menpe, prototipatze azkarrerako plataforma batetan adibidez, interesgarria izan daiteke funtzionalitate horiek abiadura azkarreko gailu digital batetan inplementatzea, adibidez FPGA batetan.

Proiektu hau resolver-to-digital algoritmoaren modelizazioan eta simulazioan zentratu da, modeloetan oinarritutako diseinua erabiliz. Horretarako, Matlab/Simulink softwarea erabili da, eta gainlaginketan eta PLL motako jarraitzaile batetan oinarritutako teknika inplementatu da. Behin teknika horren funtzionalitatea Simulink-eko bloke estandarren bidez balioztatu ondoren, Xilinx System Generator-en bidez inplementatu da algoritmoa, etorkizunean FPGA batetan integratzeko asmoarekin.

Gako-hitzak: Ibilgailu elektrikoak; Erresolbera; Resolver-to-digital; FPGA; PLL; RCP

ABSTRACT:

In the last years the production of electric vehicles has been incentivized in order to achieve a number of objectives, such as the reduction of CO₂ pollutants, as well as for the reduction of the pollution in cities with high populations and for the minimization of fuel dependency, among others. In this context, a relevant technological revolution has been produced with the penetration of the electric vehicle, where conventional combustion engines have been substituted by electric machines.

The traction electric machine is one of the most relevant elements of this type of vehicle. In order to carry out the control algorithms that govern the electric machine electromagnetic torque productions it is mandatory to precisely determine the angular position of the rotor. Although several solutions can be considered for such angle determination, such as the usage of encoders or the implementation of sensorless control algorithms, up to date resolver sensors are the most widespread options in the automotive industry. In general, the adaptation of the measurement signals provided by the resolver is carried out using resolver-to-digital hardware devices. However and depending on the particular control platform, as it is the case of a rapid control prototyping platform, it can be of high interest to implement such functionalities in a high speed digital device such as an FPGA.

This Project has been focused on the modeling and simulation of the resolver-to-digital algorithm using the model based design approach. In order to meet this target, the Matlab/Simulink software has been used, and an adaptation technique based on oversampling and a Phase Locked Loop has been implemented. Once the functionality of this implementation has been verified using standard Simulink blocks, it has been implemented an verified using XilinX System Generator for its future implementation in an FPGA.

Key words: Electric vehicle; Resolver; Resolver-to-digital; PLL; RCP

Índice

1. INTRODUCCIÓN.....	10
2. CONTEXTO.....	14
3. OBJETIVOS Y ALCANCE DEL PROYECTO.....	17
4. ESTADO DEL ARTE.....	18
4.1. Introducción a los sistemas de medida de velocidad y posición de las máquinas eléctricas.....	18
4.2. El resolver y sus fundamentos de operación	19
4.3. Técnicas de estimación del ángulo del resolver	21
4.3.1. Chips resolver-to-digital comerciales.....	21
4.3.2. Seguidor del ángulo basado en PLL.....	21
4.3.3. Técnica basada en el cálculo del arcotangente	23
5. MODELADO Y SIMULACIÓN DEL ALGORITMO DE ESTIMACIÓN DE POSICIÓN EN MATLAB/SIMULINK.....	24
5.1. Resolver virtual y modelo general de simulación.....	24
5.2. Modelo del convertidor resolver-to-digital en Matlab/Simulink.....	25
5.2.1. Demodulación basada únicamente en filtros	26
5.2.2. Demodulación con técnica de submuestreo	28
5.2.3. Demodulación con técnica de sobremuestreo	36
5.3. Conclusiones.....	41
6. SIMULACIÓN DE LA TÉCNICA DE DETERMINACIÓN DE POSICIÓN EN XILINX SYSTEM GENERATOR (XSG).....	42
7. METODOLOGÍA SEGUIDA EN EL DESARROLLO DEL TRABAJO	48
7.1. Descripción de tareas, fases, equipos o procedimientos.....	48
7.2. Diagrama de Gantt	50
8. ASPECTOS ECONOMICOS.....	51
9. CONCLUSIONES.....	52
10. BIBLIOGRAFÍA.....	53

Índice de figuras

Figura 1. Previsión de crecimiento del mercado de los vehículos eléctricos entre los años 2016 a 2030 (2).....	10
Figura 2. Arquitectura del sistema de propulsión de un vehículo eléctrico puro (5).....	11
Figura 3. Arquitectura del dispositivo digital OP4510.....	15
Figura 4. Especificaciones OP4510.....	16
Figura 5. Encoder rotativo (16).....	18
Figura 6. Componentes del resolver.....	19
Figura 7. Esquema de un resolver y sus señales analógicas de entrada y salida.....	20
Figura 8. Diagrama de bloques del PLL.....	22
Figura 9. Diagrama general ideal en Matlab/Simulink que combina el modelo del resolver virtual (bloque amarillo) y el algoritmo resolver-to-digital (bloque azul).....	24
Figura 10. Diagrama general del conjunto resolver virtual/resolver-to-digital con modelado del ruido electromagnético.....	25
Figura 11. Modelo de simulación filtro de segundo orden para demodulación.....	26
Figura 12. Señales seno (semiciclos positivo y negativo) filtradas.....	27
Figura 13. Señales coseno positivo y negativo filtradas.....	27
Figura 14. Señales seno y coseno finales obtenidas mediante la técnica de demodulación basada en filtros.....	28
Figura 15. Diagrama de bloques de submuestreo correspondientes a la situación ideal.....	29
Figura 16. Señal seno de salida y demodulada.....	30
Figura 17. Señal coseno de salida y demodulada.....	30
Figura 18. Diagrama de bloques método de la tangente inversa.....	31
Figura 19. Adaptación para adaptar los valores de la posición entre 0 y 2π rad.....	31
Figura 20. Ángulo de entrada y ángulo estimado.....	31
Figura 21. Diagrama submuestreo con ruido.....	32
Figura 22. Señal seno para una situación con ruido y filtro de entrada.....	33
Figura 23. Señal coseno para una situación con ruido y filtro de entrada.....	33
Figura 24. Posición angular y posición angular estimada en una situación con ruido.....	33
Figura 25. Diagrama de control de la estructura PLL para la estimación del ángulo.....	34
Figura 26. Posición angular estimada mediante el PLL en ausencia de ruido en las señales medidas.....	34
Figura 27. Posición angular estimada mediante el PLL con ruido en las señales medidas.....	34
Por otro lado, una de las ventajas que nos ofrece el PLL es la obtención directa de la velocidad angular, tal y como muestra la Figura 28, lo cual es otro punto a favor de la elección del método de estimación basado en PLL.....	35
Figura 28. Velocidad angular obtenida mediante el PLL y sin considerar ruido en las señales medidas.....	35
Figura 29. Velocidad angular obtenida mediante el PLL y considerando ruido en las señales medidas.....	35
Figura 30. Diagrama de bloques del algoritmo incluyendo sobremuestreo.....	36
Figura 31. Señales seno y coseno con sobremuestreo.....	38

Figura 32. Posición angular estimada mediante sobremuestreo y tangente inversa con señales sin ruido.....38
 Figura 33. Posición angular estimada mediante sobremuestreo y tangente inversa con señales con ruido.....38
 Figura 34. Posición angular estimada mediante sobremuestreo y PLL con señales sin ruido....39
 Figura 35. Velocidad angular obtenida mediante sobremuestreo, PLL y ausencia de ruido en las medidas.....39
 Figura 36. Posición angular obtenida mediante sobremuestreo y PLL con ruido en las medidas.....39
 Figura 37. Velocidad angular obtenida con sobremuestreo, PLL y ruido en las medidas.40
 Figura 38. Posición angular estimada por la técnica de sobremuestreo y PLL para una situación de aceleración real.....40
 Figura 39. Velocidad angular estimada por la técnica de sobremuestreo y PLL para una situación de aceleración real.....41
 Figura 40. Diagrama de bloques Xilinx.....42
 Figura 41. Deomodulación implementada en XilinX System Generator.....43
 Figura 42. PLL implementado en Xilin System Generator.44
 Figura 43. Sistema 'slice and reinterpret'44
 Figura 44. Controlador PI en XilinX System Generator.....45
 Figura 45. Integrador controlador PI en XilinX. System Generator45
 Figura 46. Integrador obtención posición angular Xilinx.....45
 Figura 47. Limitador $-\pi$ y π46
 Figura 48. Posición angular y error en radianes obtenidos mediante la implementación digital en XSG.....46
 Figura 49. Velocidad angular estimada mediante la implementación realizada en XSG.46
 Figura 50. Diagrama de Gantt del proyecto.....50

Índice de tablas

Tabla 1. Parámetros generales de la simulación.....	25
Tabla 2. Parámetros de ajuste del filtro de submuestreo.....	32
Tabla 3. Parametros del filtro pasabanda.....	37
Tabla 4. Especificaciones establecidas al inicio del proyecto.....	47
Tabla 5. Horas internas empleadas en la realización del proyecto.....	51
Tabla 6. Inversiones realizadas en activos.....	51
Tabla 7. Coste total del proyecto.....	51

Nomenclatura

v_r	Señal de excitación (V)
v_{\sin}	Señal de salida seno (V)
v_{\cos}	Señal de salida coseno (V)
V_p o V_{exc}	Amplitud de la tensión de excitación (V)
ω o ω_{exc}	Velocidad angular de la señal de excitación (rad/s)
θ	Posición angular del rotor (rad)
θ_{est}	Posición angular estimada (rad)
TR	Ratio de transformación
T_{sim}	Periodo de simulación (s)
T_{sawtooth}	Periodo de diente de sierra (s)
T_{exc}	Periodo de excitación (s)
f_{exc}	Frecuencia de excitación (Hz)
$f_{\text{max_mot}}$	Frecuencia máxima del motor (Hz)

Acrónimos utilizados

RCP – Rapid Control Prototyping

PMSM - Permanent Magnet Synchronous Machine

IM – Induction Reluctance Machine

SRM – Switched Reluctance Machine

SynRM – Synchronous Reluctance Machine

PLL – Phased Locked Loop

XSG – Xilinx System Generator

HiL - Hardware in the Loop

1. INTRODUCCIÓN

En los últimos años, los problemas medioambientales como la contaminación y el calentamiento global han fomentado el estudio de sistemas altamente eficientes. En este contexto, el sector de transporte es el que mayor contribución tiene en las emisiones de gases de efecto invernadero, contribuyendo al 27% de las emisiones globales de CO₂. Particularmente, el transporte por carretera representa el 75% de las emisiones totales de transporte. Por esta razón, la industria automotriz es uno de los sectores que está activamente involucrado en la reducción de dichos contaminantes. La electrificación del transporte por carretera está abriendo nuevas oportunidades y retos a los ingenieros mecánicos, electrónicos y de control en la industria automovilística (1).

Con el propósito de ilustrar el futuro prometedor de la electrificación del vehículo eléctrico, la Figura 1 muestra las ventas previstas para los próximos años hasta el 2040, para el cual se prevé que los vehículos eléctricos supongan entre un 35%-47% de las ventas totales de nuevos vehículos.

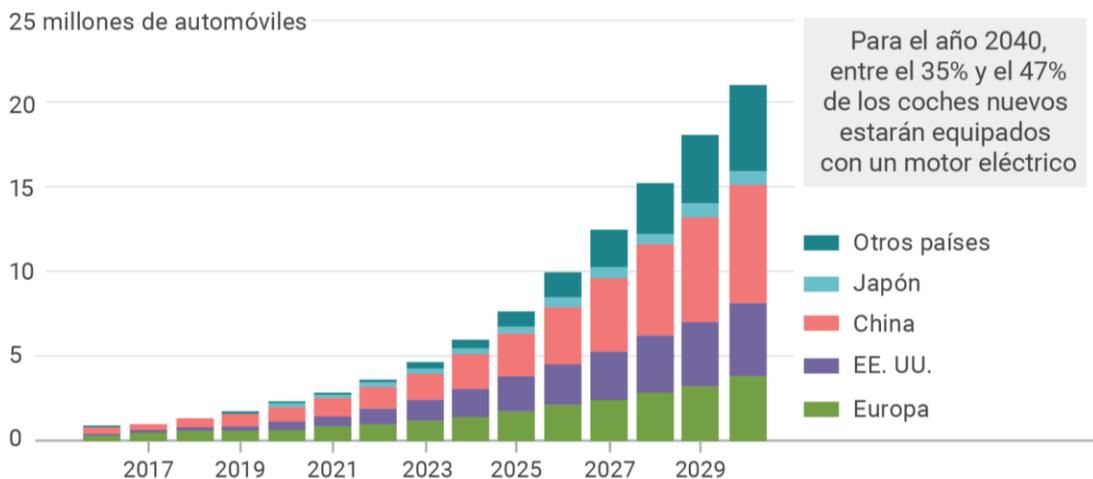


Figura 1. Previsión de crecimiento del mercado de los vehículos eléctricos entre los años 2016 a 2030 (2).

En lo que se refiere a las ventajas de los vehículos eléctricos, podemos destacar que son más pequeños, ligeros y su montaje es bastante más sencillo que el de los motores tradicionales de combustión. Aunque, sin duda alguna, hablando de sus ventajas, lo que hace destacar a un coche eléctrico son sus altos niveles de rendimiento y eficiencia energética. Un motor eléctrico puede llegar a ser hasta 6 veces más eficiente energéticamente que un motor a combustión (3).

Respecto a los niveles de contaminación, es el motor más limpio del mercado; sin contaminación atmosférica ni acústica, reduciendo la explotación de materias primas limitadas como el petróleo y con un coste por consumo muy inferior al de los carburantes fósiles (3).

Si hablamos de su vida útil, un vehículo eléctrico desarrollará el doble de kilómetros que uno tradicional antes de terminar su ciclo de vida. Por lo tanto, la alta eficiencia y fiabilidad es crucial, así como los bajos costes y la simplicidad de la construcción, los cuales son también deseables. Sin embargo, hoy en día, el gran inconveniente de esta tecnología es la limitada autonomía de sus baterías, la cual va extendiéndose año tras año (4).

La energía necesaria para la propulsión del vehículo eléctrico se toma de una batería que, a su vez, se puede cargar conectándola a la red eléctrica. La energía es aprovechada por motores eléctricos, los cuales se gobiernan mediante un convertidor de potencia. Este convertidor genera una corriente alterna en el devanado del motor eléctrico para conseguir la producción necesaria de par electromagnético y el movimiento del rotor del motor. En ciertos instantes en los que el vehículo frena, el motor eléctrico se convierte en generador, permitiendo la carga de batería. Este modo de operación se conoce como frenado regenerativo, y es habitual en todo tipo de vehículos eléctricos, ya que permite extender la autonomía del vehículo de forma significativa (5).

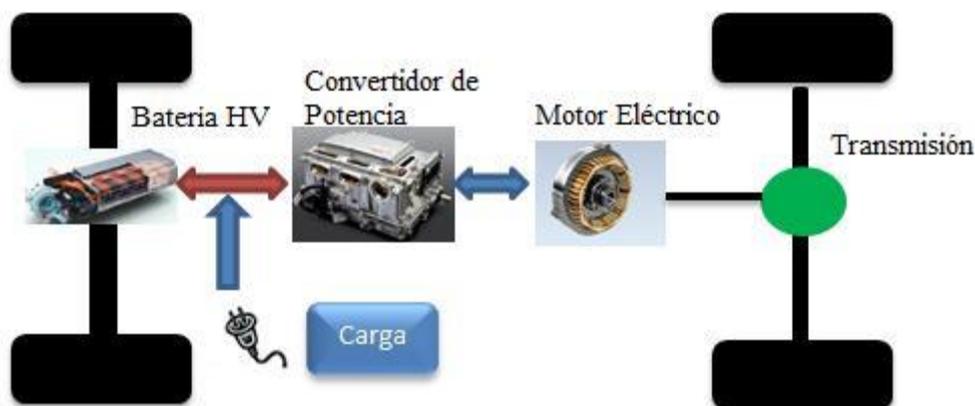


Figura 2. Arquitectura del sistema de propulsión de un vehículo eléctrico puro (5).

Las máquinas eléctricas son uno de las componentes clave en los sistemas de propulsión de los vehículos eléctricos. Las más usadas en los vehículos eléctricos son las máquinas síncronas de imanes permanentes (PMSM, *Permanent Magnet Synchronous Machine*) (6), además de las máquinas de inducción (IM, *Induction Machine*) (7), aunque existen otras topologías utilizadas como máquinas de reluctancia conmutada (SRM, *Switched Reluctance Machine*) (8) o máquinas de reluctancia síncrona (SynRM, *Synchronous Reluctance Machine*) (9).

Para un control eficiente de este tipo de máquinas eléctricas, es necesario conocer la posición del rotor en cada momento. Con ello se puede controlar la velocidad (si se activa el control de crucero), el par electromagnético y el modo de funcionamiento (motor o generador). Estas son funciones de gran importancia en la gestión energética de un vehículo eléctrico y, para poder realizarlas, se usan dos aproximaciones de control claramente diferenciadas:

- **Determinación de la posición angular del rotor mediante sensor electromecánico.** Un sensor es un dispositivo eléctrico y/o mecánico que convierte magnitudes físicas en valores medibles de dicha magnitud (eléctrica o mecánica). Cuando hablamos de posición nos referimos a la postura de un cuerpo frente a un determinado marco de referencia. Por lo tanto, un sensor de posición es un dispositivo que permite determinar la postura de un cuerpo. Principalmente, se diferencian dos tipos de sensores de posición angular: analógicos (resolver) y digitales (encoder).

En general, en el vehículo eléctrico se utilizan resolvers para determinar la posición mecánica del rotor, ya que éstos son robustos y permiten su integración en entornos hostiles con altas temperaturas, vibraciones, etc (10). Para poder extraer la información del ángulo a partir del resolver, es práctica común emplear chips digitales resolver-to-digital (R2D), los cuales implementan mediante hardware todas las funcionalidades necesarias para la estimación del ángulo.

- **Control sensorless.** En este tipo de estrategias, el control se realiza sin sensor, estimando la posición a partir de la medida de variables eléctricas (corrientes) y la estimación de parámetros eléctricos como la fuerza contra-electromotriz (11). Sin embargo, este tipo de estrategias son más propias del ámbito académico que del industrial, y su nivel de implantación es, por el momento, muy bajo (12).

Considerando que la determinación de la posición eléctrica del rotor del motor se realiza generalmente mediante un resolver, este trabajo fin de grado se va a centrar en este tipo de dispositivos.

Al tratarse de un sensor analógico, tal y como se ha mencionado con anterioridad, es necesario incluir una etapa de adaptación que permita extraer la posición a partir de las señales analógicas provistas por el resolver. En desarrollos industrializados, la tarjeta de control del sistema de propulsión eléctrico integrará un chip resolver-to-digital para ello. Sin embargo, en entornos de desarrollo que utilizan herramientas de prototipado rápido de control (RCP), es común disponer de FPGAs de altas prestaciones. Por lo tanto, es posible integrar las funcionalidades del dispositivo resolver-to-digital en la FPGA, consiguiendo los siguientes beneficios:

- Se evita el uso de tarjetas de adaptación intermedias, de forma que las señales analógicas generadas se introducen directamente en el dispositivo digital RCP para su procesamiento digital. Esto supone un ahorro económico.
- El disponer de una plataforma digital flexible que integre la conversión resolver-to-digital, lo cual permite al usuario probar distintas alternativas de conversión, de forma que puede seleccionar la que mejor se ajuste a sus necesidades, o puede realizar

modificaciones en el esquema resolver-to-digital convencional y proponer soluciones novedosas.

La metodología RCP anteriormente mencionada ayuda a desarrollar, iterar y probar estrategias de control de manera rápida mientras se reduce el riesgo, el tiempo y el coste de desarrollo. Con el RCP se sigue la metodología basada en modelos, donde los modelos matemáticos son importados automáticamente a un simulador en tiempo real configurado con interfaces de entrada/salida, antes de ser conectado con sistemas reales (13). La funcionalidad del controlador puede ser evaluada más rápido en un entorno de prueba representativo, con el fin de garantizar una implementación fluida y rápida durante todo el proyecto.

El RCP permite una detección más rápida y fácil de los errores de diseño en el proceso de desarrollo, lo que reduce los atrasos producidos por revisiones y mejora la calidad del producto. Para la investigación y el desarrollo, las demostraciones tecnológicas se pueden realizar en etapas anteriores del proyecto, sin la necesidad de una codificación e integración complejas (13).

Considerando los beneficios de la metodología RCP al desarrollo de nuevos algoritmos y las posibilidades que ofrecen las FPGAs, en este trabajo se realiza el diseño hardware de los algoritmos de estimación de posición y velocidad angular mediante el paradigma conocido como “diseño basado en modelos”. El diseño basado en modelos permite simular la planta física y probar los algoritmos y la lógica de control en las primeras fases del proceso de desarrollo, cuando los errores detectados son más fáciles y más baratos de corregir. Este método permite evaluar rápidamente diversas estrategias de control y optimizar el comportamiento del sistema, detectar errores antes de que los motores y el hardware de otros equipos estén disponibles, usar la simulación para poner a prueba todo el envolvente operativo y reutilizar los modelos para llevar a cabo pruebas en tiempo real (14). En este trabajo la implementación hardware se ha realizado con Matlab/Simulink y Xilinx System Generator, por ser un estándar de la industria, y porque permite la descripción hardware sin la necesidad de dominar lenguajes de descripción hardware, tales como VHDL.

Las aportaciones que se realicen para esta aplicación son exportables a otras aplicaciones en las que se necesite realizar este tipo de determinación de ángulo, tales como aplicaciones de generación eléctrica, robótica, etc.

2. CONTEXTO

El trabajo se ha realizado en el grupo de investigación en electrónica aplicada APERT (Applied Electronics Research Team) de la UPV/EHU. Este grupo de investigación está formado por profesores, investigadores predoctorales y postdoctorales, además de estudiantes de grado y master de la Escuela de Ingeniería de Bilbao. Las principales actividades del grupo de investigación son las siguientes:

- Colaboración en Proyectos de I+D financiados mediante convocatorias públicas de las diferentes administraciones.
- Proyectos de I+D bajo contrato para empresas o instituciones dentro del ámbito de las líneas de investigación en las que trabaja el grupo.
- Formación para empresas en temas relacionados con las líneas de investigación del grupo APERT.
- Asesoría tecnológica, estudios técnicos o informes sobre diferentes aspectos relacionados con las líneas de investigación del grupo APERT.
- Realización de Tesis Doctorales, publicaciones en revistas internacionales, congresos y realización de patentes.

En este sentido, las líneas de investigación principales del grupo son dos, los circuitos reconfigurables y System-on-Chip, por un lado, y los circuitos de control para convertidores de energía, por otro. En concreto, este trabajo se enmarca en el equipo de investigación centrado en el diseño y desarrollo de los circuitos de control para convertidores de potencia. Esta línea está orientada al diseño y al estudio del comportamiento de los sistemas electrónicos de potencia utilizados en el proceso de generación, transformación y almacenamiento de energía eléctrica. En esta línea se analizan alternativas de convertidores avanzados distintas a las utilizadas tradicionalmente. En esta línea se trabaja en topologías de convertidores novedosas y en distintos aspectos del aprovechamiento de fuentes de energías renovables como la energía minieólica o el control de microrredes eléctricas. Sin embargo, actualmente las líneas de investigación del equipo de electrónica de potencia del grupo APERT se centran principalmente en las siguientes áreas:

- **Electrónica para el sistema de propulsión del vehículo eléctrico:** En esta línea se desarrollan mejoras en el rendimiento, el control y la refrigeración de los inversores y convertidores de potencia utilizados en la propulsión del vehículo eléctrico.
- **Transmisión y distribución en corriente continua:** En esta línea se desarrollan sistemas de transmisión y distribución de energía marina y otras aplicaciones mediante cables en corriente continua en distancias inferiores a 50 km en media tensión.

Concretamente, el trabajo fin de grado se enmarca dentro de un proyecto de investigación que pretende desarrollar una plataforma RCP para sistemas de propulsión de vehículo eléctrico. Para ello, se dispone de un dispositivo digital **RT-Lab OP4510** de altas prestaciones del fabricante canadiense **OPAL-RT**. Este dispositivo es un simulador digital de tiempo real compacto, que combina todas las prestaciones y herramientas del fabricante OPAL-RT,

facilitando el desarrollo de entornos RCP, además de la posibilidad de realizar entornos de diseño hardware-in-the-loop (HiL) (13).

El interés del grupo de investigación en el desarrollo de la plataforma RCP es alto, ya que permitirá el diseño y la evaluación de nuevos algoritmos de modulación y control para su posterior publicación en revistas científicas de prestigio.

El dispositivo está equipado con la última generación de procesadores Intel Xeon de cuatro núcleos y una FPGA Xilinx Kintex 7, lo que ofrece una potencia de simulación elevada tanto para la simulación en tiempo real como para la simulación electrónica de potencia de paso de tiempo de microsegundos. La implementación de los algoritmos de control se desarrolla mediante diseño basado en modelos, utilizando librerías estándar de Matlab/Simulink, además de librerías propias de OPAL-RT y librerías de Xilinx (XSG). Todo ello facilita el desarrollo de algoritmos en un entorno gráfico y amigable para el ingeniero.

La arquitectura del dispositivo se muestra en la Figura 3. Esta arquitectura permite alcanzar a los usuarios periodos de simulación en tiempo real por debajo de 10 μ s para CPU y 200 ns para FPGA. La co-simulación entre FPGA y CPU también es posible gracias a un enlace rápido PCIe que intercambia datos y señales entre dispositivos. Esta característica hace posible acoplar modelos basados en FPGA de alta velocidad a sistemas eléctricos y mecánicos más lentos en la CPU, proporcionando simulaciones aún más detalladas (15).

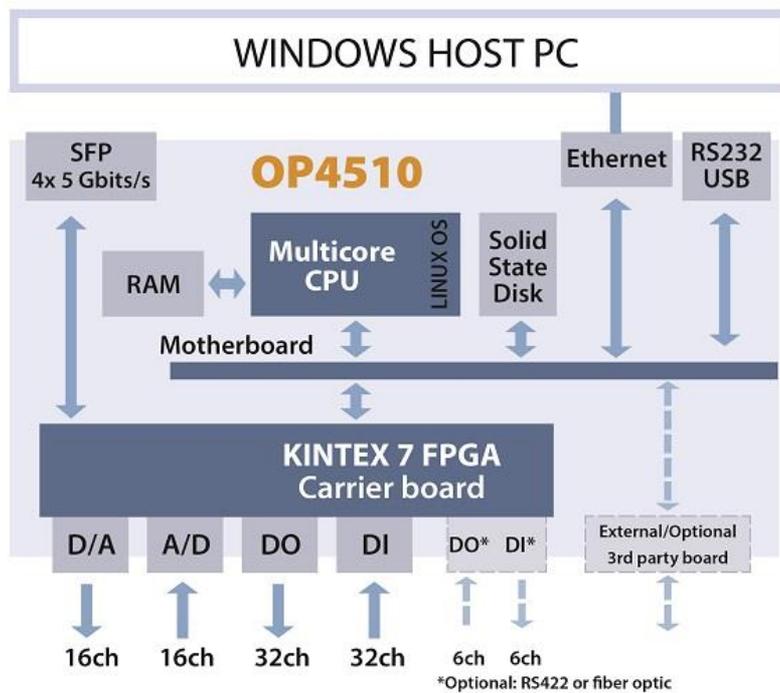


Figura 3. Arquitectura del dispositivo digital OP4510.

Processors	CPU	Intel Xeon E3 4-core 3.5 GHz
FPGA	Kintex™-7 K325T standard (K410T optional)	
Performance	CPU	Min. time step model execution of 7 microseconds
	FPGA	Timer resolution of 10ns and minimum time steps of 250 ns
I/O cassettes (max. 4 per system)	Analog	16 channels (max. of 64 per system)
	Digital	32 channels (max. of 128 per system)
Optional I/O boards	RS422	12 channels for I/O, encoder, decoder or other applications
	Optical fiber	6 optical links, 50 Mbps
High-speed optical interface	4 SFP sockets, up to 5Gbps	
Connectivity	Standard	Ethernet RS-232 USB JTAG VGA Keyboard and mouse
Dimensions	W x D x H	2U, 17" x 10.8" x 3.5"

Figura 4. Especificaciones OP4510

Finalmente, las especificaciones detalladas del dispositivo OP4510 se muestran en la Figura 4. Cabe destacar el gran número de entradas y salidas analógicas y digitales, las cuales permiten interconectar los modelos de tiempo real de los microprocesadores y la FPGA con el mundo real, haciendo posible el desarrollo de entornos RCP y HiL complejos.

Por defecto, este dispositivo no cuenta con los elementos hardware necesarios para implementar algoritmos resolver-to-digital, por lo que, en este trabajo, se pretenden mejorar las prestaciones del dispositivo y sus posibles usos dentro del grupo de investigación APERT, desarrollando un algoritmo resolver-to-digital fiable y directamente implementable en la FPGA del dispositivo OP4510.

3. OBJETIVOS Y ALCANCE DEL PROYECTO

El **objetivo principal** del proyecto es el **desarrollo y la validación de un algoritmo resolver-to-digital robusto en una FPGA para su posterior uso en una plataforma de prototipado rápido de control**. En este sentido, se han definido los siguientes objetivos específicos para la consecución del objetivo principal de este trabajo fin de grado:

1. Revisión del estado de la tecnología referente a los resolvers, además del estudio de las distintas técnicas para la obtención del ángulo de posición a partir de las señales analógicas provistas por el resolver. Para ello, se utilizarán las bases de datos bibliográficas con suscripción que cuenta la UPV/EHU, tales como IEEEExplore y Scopus, además de hojas de fabricante, notas de aplicación y documentación relacionada.
2. Análisis de los distintos algoritmos resolver-to-digital y selección de las técnicas de determinación de ángulo más apropiadas para su implementación digital en el contexto del vehículo eléctrico.
3. Implementación de las alternativas estudiadas en Matlab/Simulink para su estudio y comparación. Selección de la técnica a implementar en la FPGA a partir del análisis de los datos obtenidos en las simulaciones.
4. Implementación hardware del algoritmo seleccionado empleando la aproximación basada en modelos y mediante el toolbox Xilinx System Generator (XSG) en Matlab/Simulink.
5. Validación del diseño realizado en XSG para su futura integración en la plataforma experimental.

Por lo tanto, el **alcance** del proyecto es el de **proveer al grupo de investigación APERT de un diseño hardware que cumpla con las necesidades y requisito de la aplicación del vehículo eléctrico y que esté completamente validado para su integración en la plataforma experimental**.

4. ESTADO DEL ARTE

4.1. Introducción a los sistemas de medida de velocidad y posición de las máquinas eléctricas

Dos de los dispositivos más utilizados para realizar la medida de velocidad y posición del motor son el **encoder** y el **resolver**.

El encoder (16) es un dispositivo electromecánico que permite codificar el movimiento mecánico en distintos tipos de impulsos eléctricos: digitales o analógicos. De este modo, un encoder es una interfaz entre un dispositivo mecánico móvil y un controlador.

Existen dos tipos de encoder (16): lineales y rotativos, pero en el ámbito del vehículo eléctrico se utilizan únicamente los rotativos. Este dispositivo se fundamenta en un disco codificado y un sensor (óptico, magnético, inductivo o capacitivo), de tal forma que al rotar genera una señal codificada según el disco, que nos permite medir la velocidad (frecuencia de la señal) y la posición (codificación). En función de la codificación existen dos tipos, absoluto e incremental. El encoder absoluto proporciona la posición en valor absoluto, habitualmente un número de bits elevado. El encoder incremental genera dos señales que permiten calcular la posición partiendo de una posición conocida.

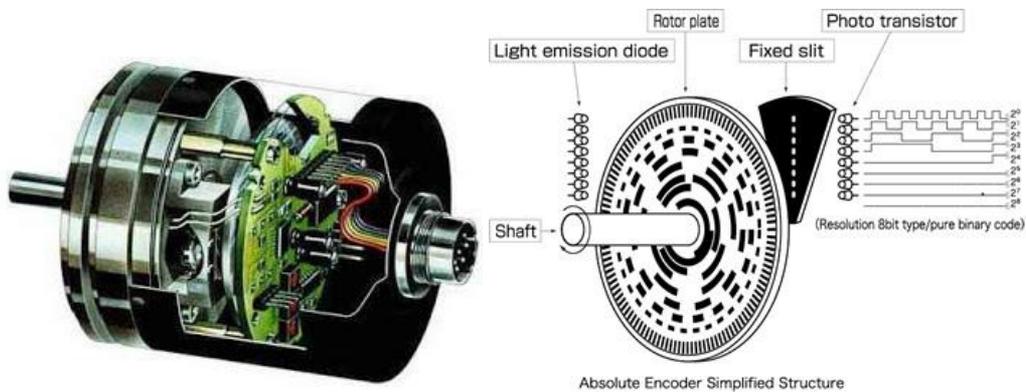


Figura 5. Encoder rotativo (16).

Sin embargo, el resolver es el dispositivo de medida más utilizado en el vehículo eléctrico. Su diseño equivalente a un simple transformador y su falta de electrónica instalada a bordo, hacen de él un dispositivo muy robusto para ambientes hostiles, tanto ambientales como electromagnéticos. Por esta razón, es la elección natural para ambientes hostiles con temperaturas extremas, alta vibración y choque, niveles de radiación elevados y contaminantes como suciedad, aceite o grasa, lo cual es un entorno habitual en un vehículo eléctrico (10).

4.2. El resolver y sus fundamentos de operación

Un resolver es un transductor electromagnético analógico que es usado en máquinas rotativas para medir la posición y la velocidad angular. Debido a que es un dispositivo analógico y las salidas eléctricas son continuas a lo largo de una revolución mecánica completa, el resolver ofrece teóricamente resolución infinita. Se puede considerar que un resolver es un tipo de transformador rotativo que acopla el voltaje de un bobinado de entrada a dos bobinados de salida con una magnitud que varía en función de la posición angular (10).

Este dispositivo consiste en un rotor y un estator. El rotor está unido al eje de giro y se mueve con la carga, mientras que el estator permanece fijo. El bobinado primario se encuentra situado en el rotor y los dos bobinados secundarios en el estator, los cuales están situadas a 90° entre sí. A un bobinado de salida se le denomina **bobinado seno** y al otro **bobinado coseno**.

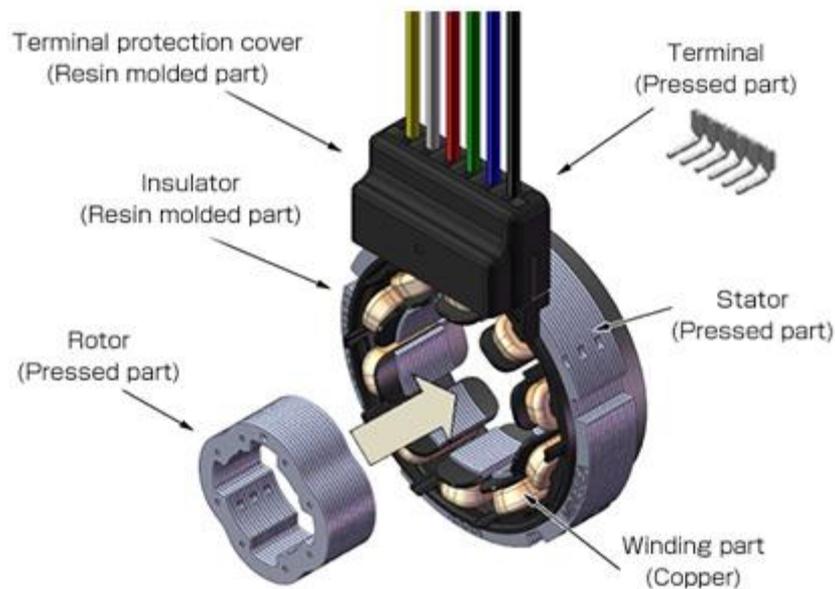


Figura 6. Componentes del resolver.

La función del resolver es generar la posición del rotor en dos vectores seno y coseno. Una señal de corriente alterna (AC) aplicada al bobinado primario (rotor) se acopla inductivamente a los bobinados secundarios seno y coseno (estator), generando dos señales de salida con una magnitud que varía con el seno y el coseno, respectivamente, de la posición angular de entrada con respecto a un punto cero. Estas señales obtenidas deben demodularse y procesarse posteriormente para la extracción de la información sobre el ángulo y la velocidad. De forma

práctica, la señal de entrada es modulada por la velocidad de giro, de tal forma que la envolvente de la señal de salida son el seno y el coseno del movimiento del eje.

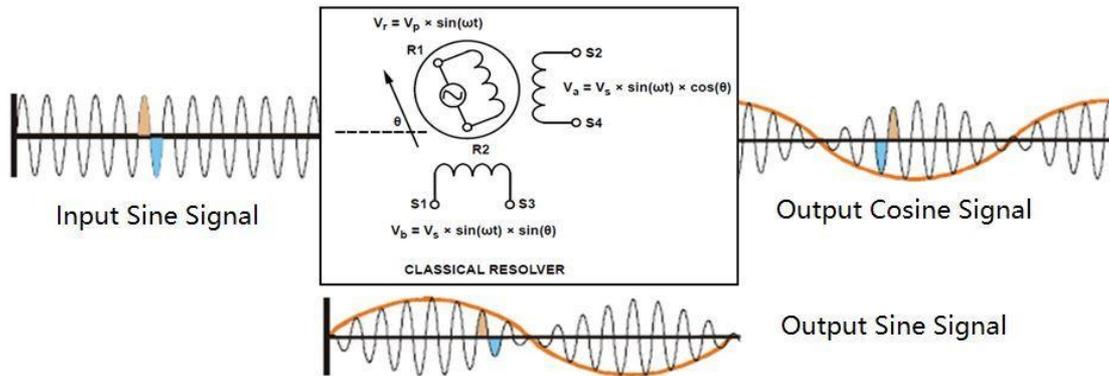


Figura 7. Esquema de un resolver y sus señales analógicas de entrada y salida.

La señal de referencia que se introduce en el bobinado primario es:

$$v_r = V_p \sin(\omega t), \quad (1)$$

donde ω es la velocidad angular o frecuencia de la señal de referencia, habitualmente muy superior a la velocidad máxima de giro del eje y V_p es la amplitud de la tensión de entrada respectivamente.

Las señales de salida en los devanados secundarios son los siguientes:

$$v_{\sin} = V_{S1} - V_{S3} = V_s \sin(\omega t) \sin(\theta), \quad (2)$$

$$v_{\cos} = V_{S2} - V_{S4} = V_s \sin(\omega t) \cos(\theta), \quad (3)$$

donde $V_s = V_p * TR$, siendo TR el ratio de transformación y θ la posición angular del rotor.

El número de los ciclos de seno y coseno generados por revolución mecánica depende del número de pares de polos (p) del resolver, normalmente entre uno y tres ciclos. En estos casos, las fórmulas se verán afectadas por el número de pares de polos.

De acuerdo con la fórmula

$$\theta_{\text{elec}} = \arctan\left(\frac{V_{\sin}}{V_{\cos}}\right), \quad (4)$$

el ángulo eléctrico se calcula con las amplitudes de las tensiones de salida, mientras que la relación de fases entre las señales de salida y entrada determinará el signo del ángulo con el cual se podrá saber la dirección de giro.

El error angular está definido por la diferencia de la posición eléctrica indicada y la posición angular mecánica:

$$\Delta\theta = \theta_{elec} - \theta_{mec} \quad (5)$$

Este error se debe, entre otros aspectos, al ruido o al retardo que meten los filtros utilizados para demodular las señales de salida. Supone una pérdida de precisión en las medidas realizadas.

4.3. Técnicas de estimación del ángulo del resolver

4.3.1. Chips resolver-to-digital comerciales

Un convertidor de resolver-to-digital (RDC) procesa la salida analógica del resolver y la comunica en un formato digital al dispositivo de control. Cuando diseñamos una interfaz RDC, es importante seleccionar la arquitectura RDC correcta para asegurarse de que el circuito opera de manera constante bajo condiciones extremas (17).

Existen, principalmente, dos métodos para la obtención de la posición, un seguidor de ángulo y el método de la inversa de la función tangente, las cuales se pasa a describir a continuación.

4.3.2. Seguidor del ángulo basado en PLL

El método del seguidor de ángulo contiene un demodulador de fase. Por lo tanto, la variación de frecuencia y la incoherencia de ruido no afectan a la precisión. Los seguidores de ángulo pueden operar con cualquier excitación de referencia, señal cuadrada o seno, con tan solo pequeñas variaciones en la precisión.

Esta técnica está implementada por la mayoría de los circuitos integrados RDC. Algunas de las características de este método son la falta de sensibilidad a las perturbaciones y distorsión armónica de los portadores, falta de sensibilidad a los cambios de tensión y frecuencia y, además, tiene una gran precisión en la extracción del ángulo (18).

Los principios de funcionamiento del seguidor de ángulo se muestran en la Figura 8. Inicialmente, las señales de salida se demodulan y se obtienen las envolventes de las señales de salida seno y coseno, las cuales se multiplicarán con el coseno y seno de la posición angular obtenida, respectivamente. Las dos señales que se obtienen se introducen a un comparador de error, de donde se obtendrá una señal de error. Esta señal se introduce en un controlador que reduce el error a cero, y del cual se obtiene la velocidad e integrando esta última se obtiene la posición angular.

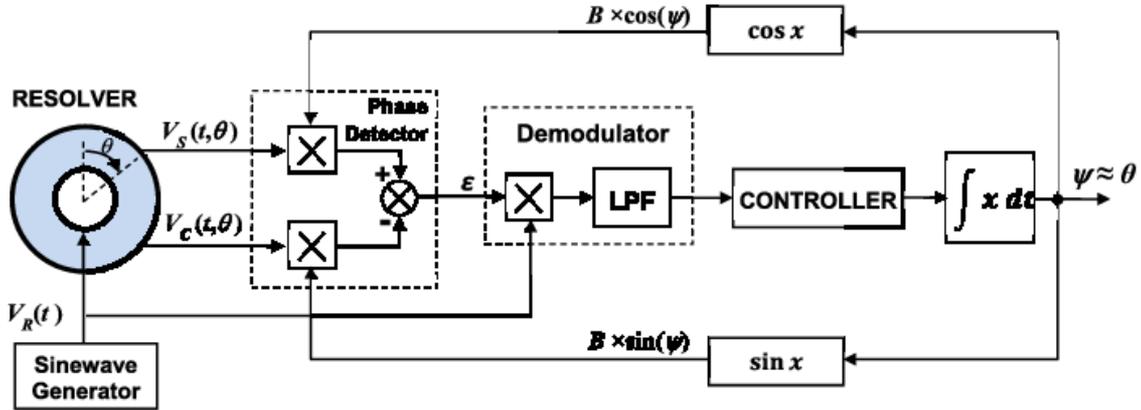


Figura 8. Diagrama de bloques del PLL.

Para medir el error, hay que multiplicar las entradas seno y coseno por $\cos(\theta_{est})$ y $\sin(\theta_{est})$ respectivamente:

$$E_0 \sin \omega t \sin \theta \cos \theta_{est} \quad (6)$$

$$E_0 \sin \omega t \cos \theta \sin \theta_{est}. \quad (7)$$

A continuación, hay que tener en cuenta la diferencia entre los dos:

$$E_0 \sin t (\sin \theta \cos \theta_{est} - \cos \theta \sin \theta_{est}). \quad (8)$$

Posteriormente, hay que demodular la señal usando la referencia sintética generada internamente:

$$E_0 (\sin \theta \cos \varphi - \cos \theta \sin \theta_{est}). \quad (9)$$

Usando identidades trigonométricas se obtiene lo siguiente:

$$E_0 (\sin \theta \cos \theta_{est} - \cos \theta \sin \theta_{est}) = E_0 \sin(\theta - \theta_{est}), \quad (10)$$

el cual es aproximadamente igual a $E_0(\theta - \theta_{est})$ para valores pequeños del error angular $(\theta - \theta_{est})$.

$E_0(\theta - \theta_{est})$ es la diferencia entre el error angular del rotor y el ángulo de salida digital del convertidor. El lazo de seguimiento funciona para anular la señal de error. Cuando esto se consigue, ϕ es igual al ángulo del resolver θ (19).

4.3.3. Técnica basada en el cálculo del arcotangente

Este segundo método consiste en calcular la posición angular mediante una función tangente inversa de cuatro cuadrantes del cociente de las muestras de seno y coseno demoduladas. La función tangente inversa es ambigua. De este modo, el símbolo de las señales muestreadas tiene que tenerse en cuenta para determinar la posición angular absoluta de acuerdo con (20).

$$e(n) = \begin{cases} \arctan\left(\frac{v_{\sin}(n)}{v_{\cos}(n)}\right), & \text{si } v_{\cos}(n) \geq 0 \\ \pi + \arctan\left(\frac{v_{\sin}(n)}{v_{\cos}(n)}\right), & \text{si } v_{\cos}(n) < 0 \end{cases} \quad (11)$$

La mayor desventaja de este método respecto al PLL es que en una situación real en la que hay ruido, tiene un menor rechazo a él y la posición obtenida es menos exacta, produciendo ruido en el ángulo medido. Este factor puede ser determinante para las condiciones de operación de un vehículo eléctrico. Por ello, se ha realizado la simulación de ambas técnicas en Matlab/Simulink con el fin de visualizar esta desventaja previamente citada.

5. MODELADO Y SIMULACIÓN DEL ALGORITMO DE ESTIMACIÓN DE POSICIÓN EN MATLAB/SIMULINK

5.1. Resolver virtual y modelo general de simulación

Para analizar los modelos que se han simulado, es necesario producir, en primer lugar, las señales seno y coseno provenientes del resolver. Para ello, se ha simulado un resolver virtual al que se le introduce una señal de excitación, desfasada $\pi/2$ y la posición angular inicial.

Las salidas de este modelo serán las señales seno y coseno que posteriormente se demodularán y utilizarán para la obtención de la posición angular y la velocidad angular. Las salidas obtenidas por el modelo son ideales, es decir, en un principio no se tiene en cuenta el ruido que podría haber.

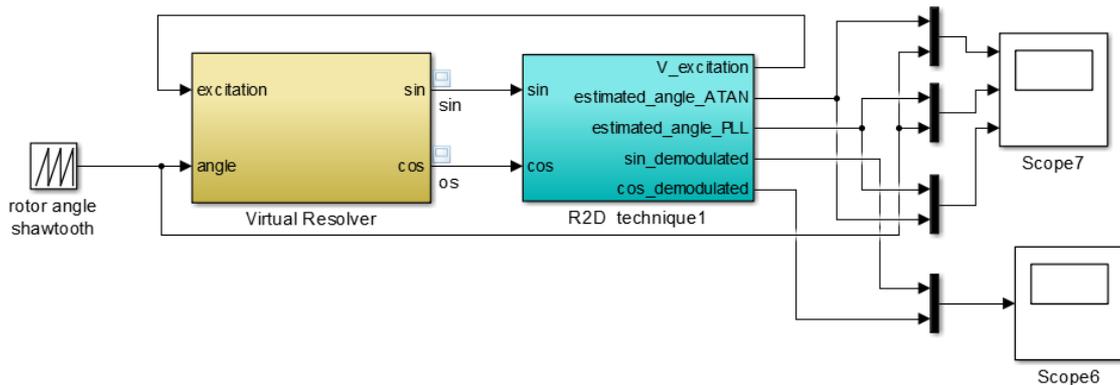


Figura 9. Diagrama general ideal en Matlab/Simulink que combina el modelo del resolver virtual (bloque amarillo) y el algoritmo resolver-to-digital (bloque azul).

Por lo tanto y con el objetivo de realizar una simulación más ajustada a la realidad, se han introducido unos módulos generadores de ruido, los cuales se suman a las señales de salida del resolver virtual, tal y como muestra la Figura 10.

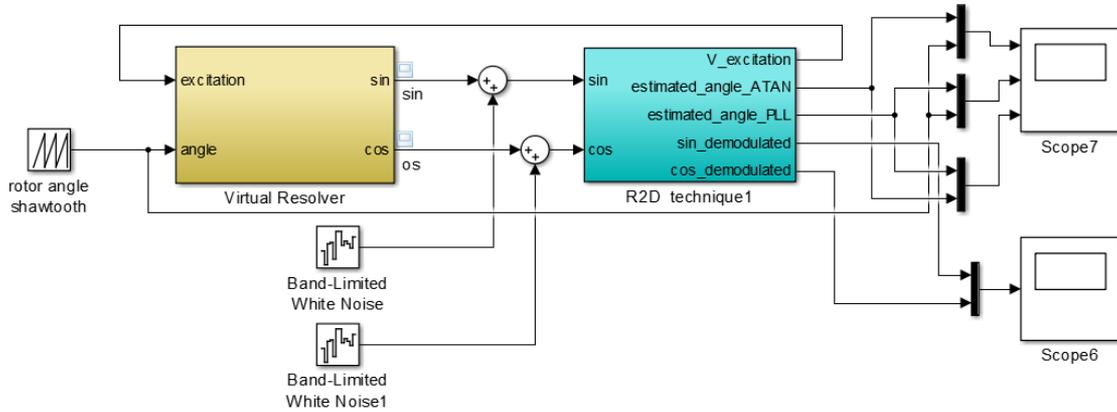


Figura 10. Diagrama general del conjunto resolver virtual/resolver-to-digital con modelado del ruido electromagnético.

Como segundo paso, se han determinado los parámetros generales para la simulación, los cuales se obtienen de las especificaciones del proyecto y se muestran en la Tabla 1.

Tabla 1. Parámetros generales de la simulación.

Periodo de simulación (T_{sim})	10^{-9} s
Periodo del diente de sierra ($T_{sawtooth}$)	0.01 s
Tensión de excitación ($V_{exc} = V_p$)	7 V
Velocidad angular de excitación (ω_{exc})	$2\pi \cdot 10^3$ rad/s
Periodo de excitación (T_{exc})	$2\pi/\omega_{exc}$ s
Frecuencia de excitación (f_{exc})	$1/T_{exc}$ Hz
Frecuencia máxima del motor (f_{max_mot})	1000 Hz
Frecuencia máxima del motor (TR)	0.5

5.2. Modelo del convertidor resolver-to-digital en Matlab/Simulink

Para la obtención de las señales demoduladas, se han estudiado y posteriormente simulado tres posibles técnicas:

1. Demodulación mediante el uso de un filtro,
2. La técnica de submuestreo, en la cual se hará uso de un filtro.
3. La técnica de sobremuestro, en la cual también se hará uso de un filtro.

En cuanto a la obtención del ángulo, se han estudiado dos métodos:

1. El método basado en el seguimiento de ángulo mediante PLL
2. El método basado en la inversa de la función tangente.

En este punto, cabe destacar que haciendo uso de la estructura PLL podemos obtener, también, la velocidad angular además de la posición, lo cual es una ventaja significativa de esta técnica. A continuación se muestran los modelos y los resultados de simulación obtenidos mediante estas técnicas.

5.2.1. Demodulación basada únicamente en filtros

El primer método para demodular las señales de salida seno y coseno del resolver consiste en filtrar la señal con un filtro de segundo orden, de forma que se obtenga la envolvente de las mismas. El filtro implementado en Matlab/Simulink es de tipo paso bajo de tipo Chebyshev I y se le ha impuesto una frecuencia de paso (en rad/s) de $2\pi \cdot f_{\text{filter}}$, donde f_{filter} tiene un valor de 10^3 Hz. El diagrama de bloques que describe la implementación que se ha simulado en Matlab/Simulink es el representado en la Figura 11.

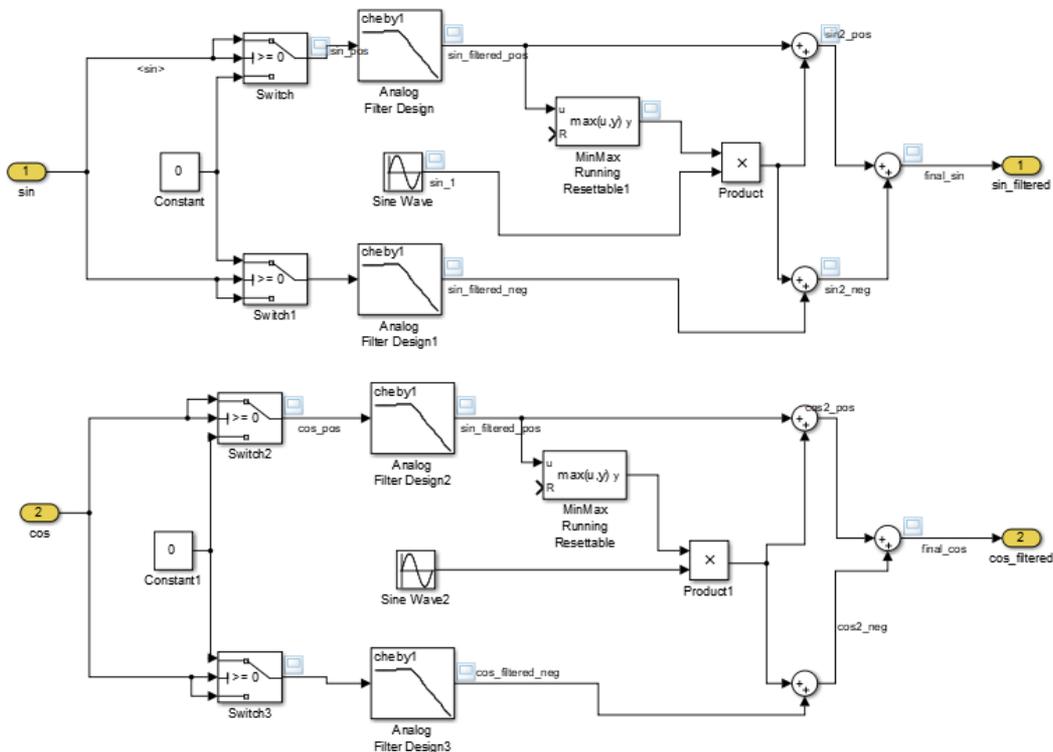


Figura 11. Modelo de simulación filtro de segundo orden para demodulación.

Como las señales que se obtienen a la salida del resolver son simétricas respecto al cero, si éstas se filtraran directamente sin separar la parte positiva y la negativa, se obtendría una señal nula, ya que ambas partes se anularían entre sí. Con el objetivo de evitar esto, por un lado se filtra la parte positiva y la negativa, por otro, obteniendo de esta manera las señales coseno y seno mostrados en las Figura 12 y Figura 13, respectivamente.

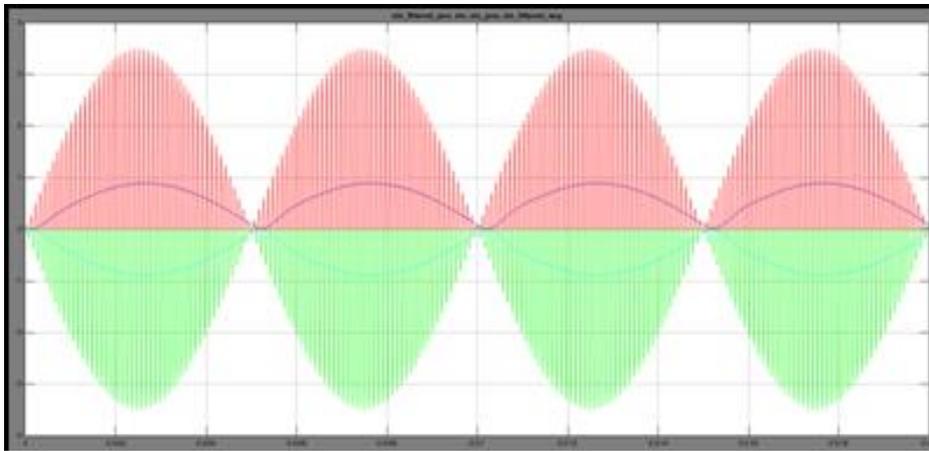


Figura 12. Señales seno (semiciclos positivo y negativo) filtradas.

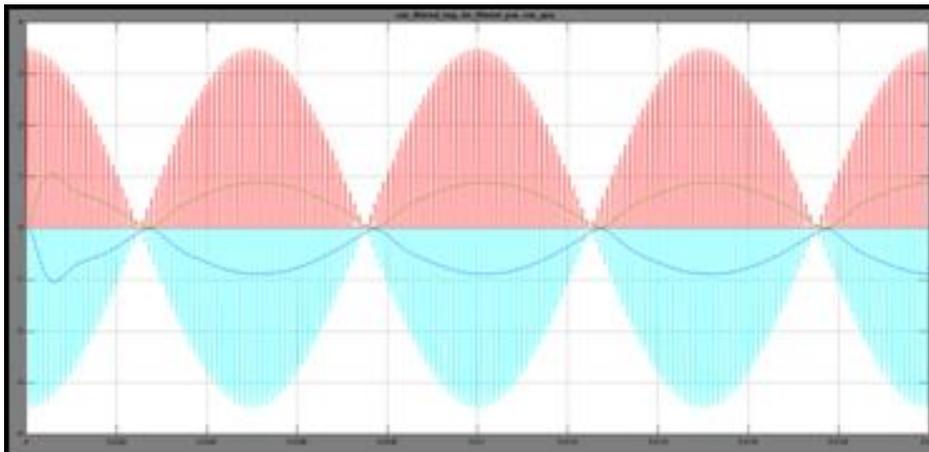


Figura 13. Señales coseno positivo y negativo filtradas.

El siguiente paso consiste en sumar una señal seno de la misma amplitud a cada una de las salidas obtenidas de cada filtro. De esta manera, cada medio periodo las señales se anulan, de

forma que quedan dos señales simétricas respecto al cero, las cuales se encuentran desfasadas medio periodo entre ellas. Sumando ambas señales se obtendrán las señales seno o coseno demoduladas, respectivamente.

Para obtener la amplitud de las señales de salida del filtro, se ha introducido un bloque de Matlab/Simulink que obtiene el valor máximo de su señal de entrada. Este valor se multiplica por la señal seno con la que se sumará posteriormente. La señal seno que se suma a la señal seno filtrada tiene una frecuencia $2\pi f_{\sin}$, con $f_{\sin} = 100$ Hz, y un desfase nulo. En cuanto a la señal seno sumada a la señal coseno tiene la misma frecuencia que la anterior, pero con un desfase de $\pi/2$.

Las señales que se obtienen al final de este proceso son las que se muestran en la siguiente figura, donde la verde representa el coseno y la azul el seno.

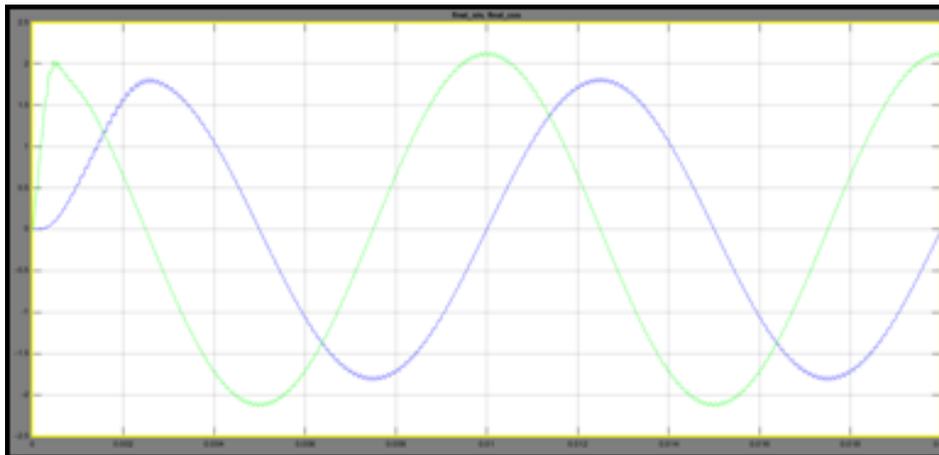


Figura 14. Señales seno y coseno finales obtenidas mediante la técnica de demodulación basada en filtros.

Este método no es óptimo, debido a que al introducir ruido en nuestro sistema, las amplitudes de la parte positiva o negativa del seno y del coseno podrían variar, siendo estas distintas entre ellas. Por ello, no se puede anular la señal cada medio periodo, no obteniendo así una señal demodulada representando un seno o coseno de forma correcta. Por lo tanto, se descarta esta aproximación de demodulación.

5.2.2. Demodulación con técnica de submuestreo

Para decodificar las señales de salida del resolver, se introduce un método básico. Este método usa el submuestreo y posteriormente la inversa de la función tangente o un PLL. Para conseguir una resolución angular mayor, se hace uso de un método mejorado, el cual añade técnicas de submuestreo. Debido a que para realizar la función de filtrado se emplea un filtro

integral invariante, el cual es combinación de los filtros IIR y FIR, la posición angular digitalizada no sufre ningún retraso (20).

Las señales de salida seno y coseno moduladas v_{\sin} y v_{\cos} tienen que estar muestreadas a la misma frecuencia que la señal de referencia. Esto último es a lo que se le denomina submuestreo. Se demodulan ambas señales analógicas, de forma que las muestras digitalizadas $v_{\sin}(n)$ y $v_{\cos}(n)$ sean el seno y el coseno del ángulo θ , respectivamente. En Simulink se ha hecho uso del bloque "Rate Transition" para implementar este proceso de submuestreo, en el que se ha establecido el periodo de muestreo de salida de T_{exc} .

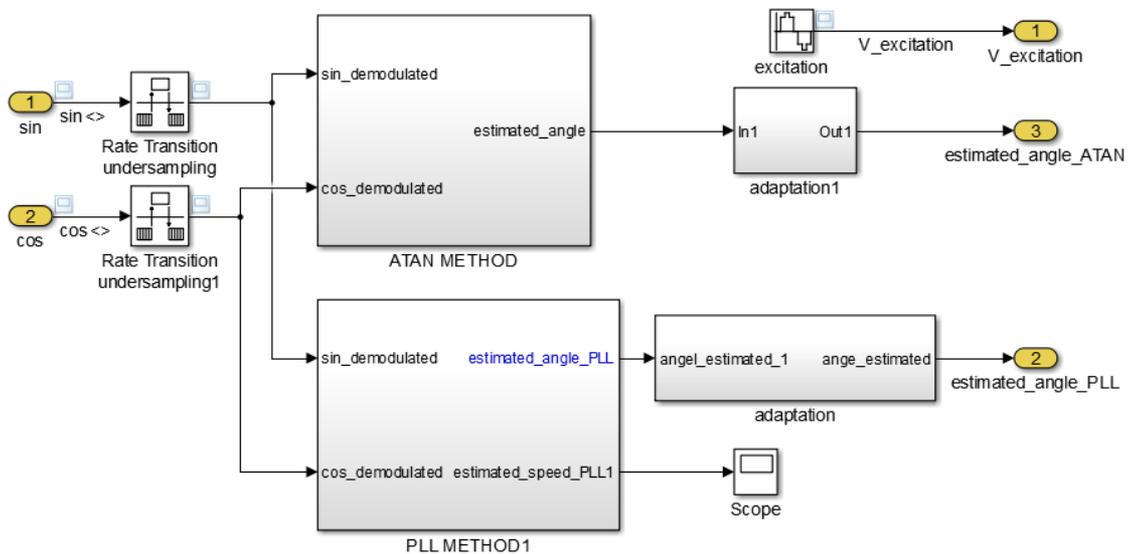


Figura 15. Diagrama de bloques de submuestreo correspondientes a la situación ideal.

A la salida de los muestreadores se obtienen las señales seno y coseno demoduladas, tal y como se puede observar en las Figura 16 y Figura 17, donde la señal verde representa la señal de entrada al muestreador y la azul la señal de salida.

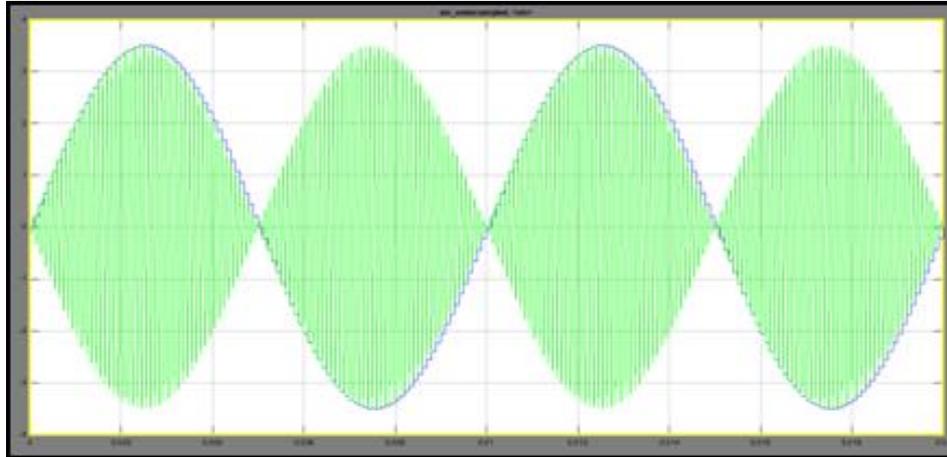


Figura 16. Señal seno de salida y demodulada.

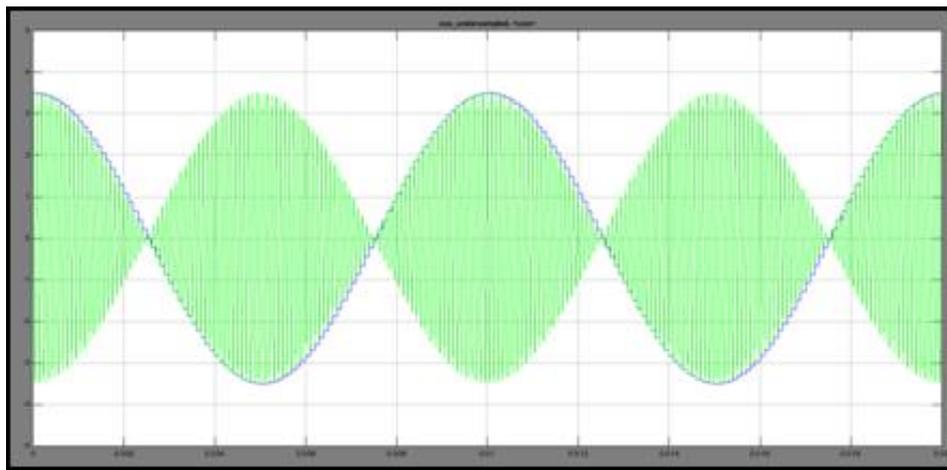


Figura 17. Señal coseno de salida y demodulada.

Una vez obtenidas las señales demoduladas, en primer lugar se ha empleado el método basado en la tangente inversa para la obtención de la posición angular. Posteriormente, se ha hecho uso de un PLL para la estimación del ángulo. En este sentido, el diagrama de bloques que se ha utilizado para implementar el método de la tangente inversa se muestra en la Figura 18.

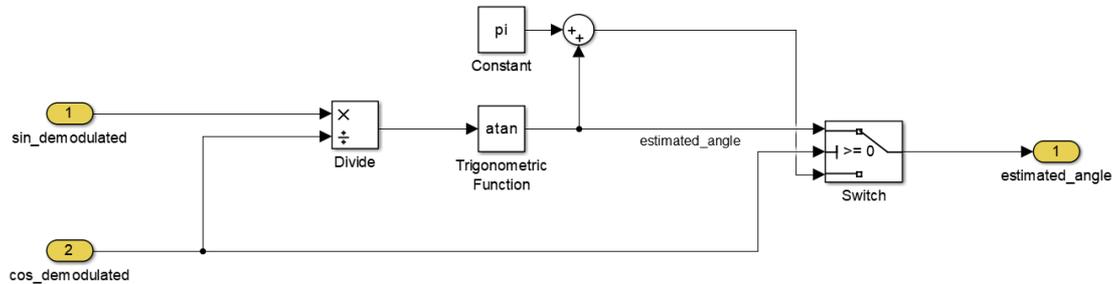


Figura 18. Diagrama de bloques método de la tangente inversa.

Posteriormente la posición obtenida se introduce en un sistema adaptador, con el fin de que los valores de este ángulo estén acotados entre 0 y 2π rad, de donde finalmente se obtiene el ángulo estimado.

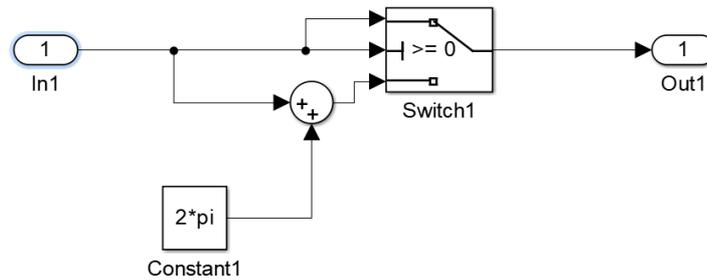


Figura 19. Adaptación para adaptar los valores de la posición entre 0 y 2π rad.

Se puede observar cómo el ángulo estimado sigue al ángulo de entrada. La señal morada hace referencia a la posición angular de entrada y la amarilla a la estimada.

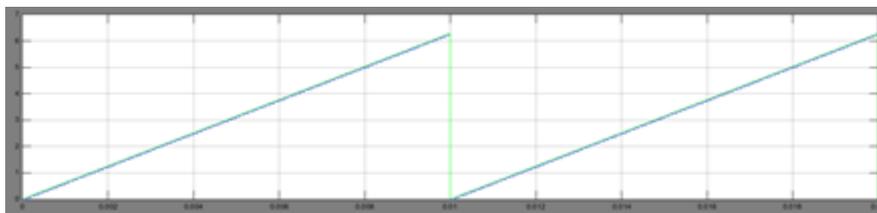


Figura 20. Ángulo de entrada y ángulo estimado.

Todas las señales previas se corresponden a la representación de una situación ideal en la que no se tiene en cuenta el ruido. Pero, en la realidad, esta situación no existe y siempre habrá

ruido en el entorno de operación. Este ruido alteraría las señales de salida debido a su frecuencia. Para poder realizar la operación de submuestreo estas dos señales de salida tienen que ser filtradas previamente. Esto se realiza con un filtro pasa-banda, y se implementa fácilmente utilizando el bloque “Analog Filter Design” de Matlab/Simulink. El nuevo diagrama resolver-to-digital que se obtiene se representa en la Figura 21.

Este filtro se introduce antes de hacer el y se ha definido con los parámetros de la Tabla 2.

Tabla 2. Parámetros de ajuste del filtro de submuestreo.

Orden del filtro	2
Frecuencia paso bajo (rad/s)	$2\pi(f_{exc} - f_{max_motor})$
Frecuencia paso alto (rad/s)	$2\pi(f_{exc} + f_{max_motor})$

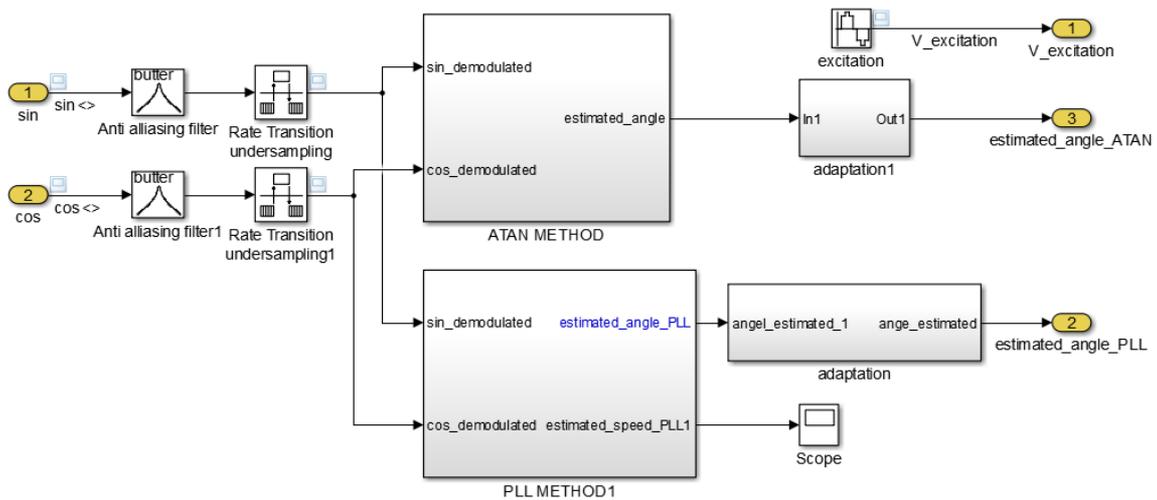


Figura 21. Diagrama submuestreo con ruido.

Al introducir un filtro, este introduce un retardo, por lo que se retrasa la señal de salida y, debido a esto, a la hora de realizar el muestreo las señales se desincronizan con respecto a la señal de entrada y los puntos de muestreo cambian, no muestreando en los puntos máximos positivos. Las señales demoduladas seguirán siendo las mismas, con un determinado retardo y atenuadas ligeramente, lo cual no afectará significativamente en la obtención de la posición angular. En este sentido, las nuevas señales demoduladas que se obtiene se muestran en las Figura 22 y Figura 23.

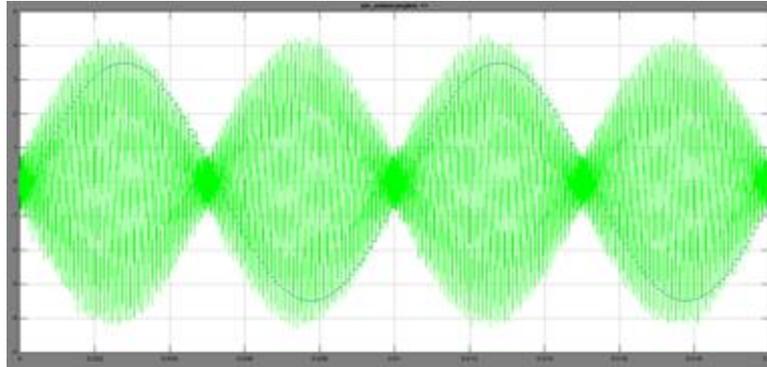


Figura 22. Señal seno para una situación con ruido y filtro de entrada.

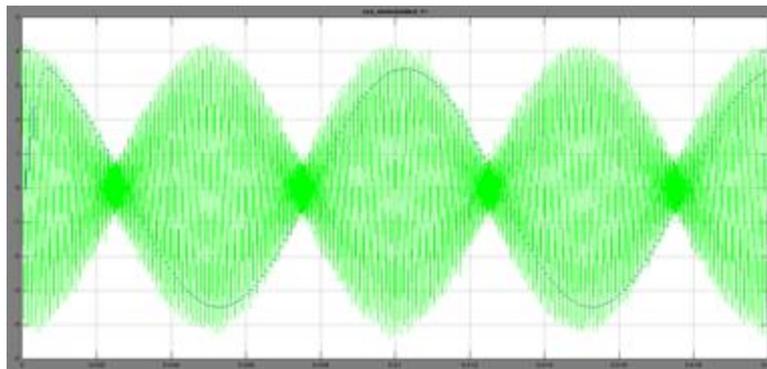


Figura 23. Señal coseno para una situación con ruido y filtro de entrada

En las figuras anteriores se puede observar el retraso del que se ha hablado y de la atenuación que sufren las señales, así como en la Figura 24, la cual muestra el ángulo real y el estimado

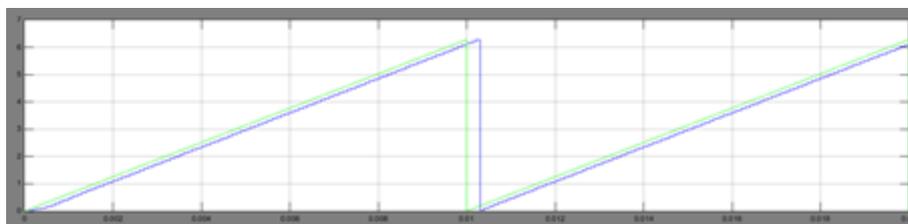


Figura 24. Posición angular y posición angular estimada en una situación con ruido.

El segundo método que se ha utilizado es el PLL, en el cual se ha hecho uso de un controlador PI discreto para la obtención de la velocidad y, posteriormente, un integrador para la

obtención de la posición. En este sentido, las ganancias del PI son $K_{P_PLL} = 2000$ y $K_{I_PLL} = 300$, donde el periodo de muestreo de los reguladores es T_{exc} .

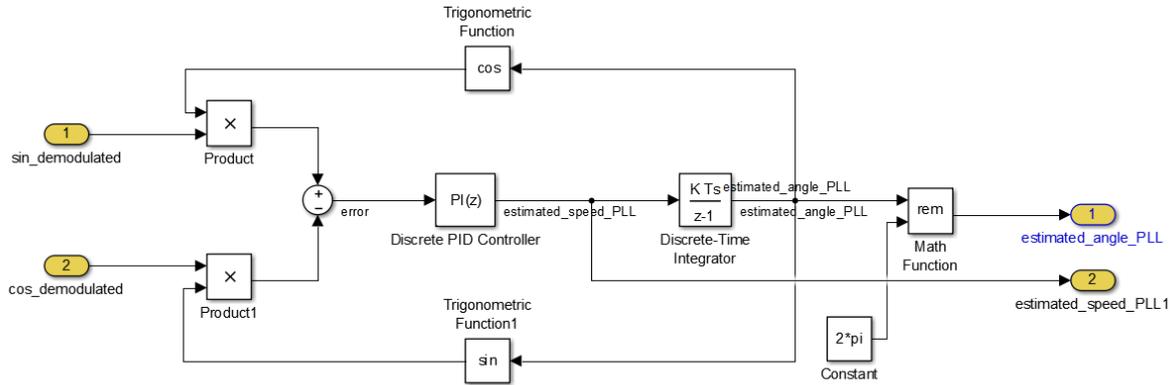


Figura 25. Diagrama de control de la estructura PLL para la estimación del ángulo.

Las señales que se introducen al PLL son las señales previamente demoduladas. El bloque “rem” sirve para que, cuando la posición angular sea mayor que 2π , el ángulo estimado se reinicialice.

Las posiciones angulares obtenidas, tanto para una situación ideal (en ausencia de ruido) como una situación real (con ruido electromagnético significativo en las señales de entrada), se muestran en las siguientes figuras. Al igual que para el caso de la tangente inversa, se observa que, cuando tenemos ruido en las medidas y al introducir el filtro de entrada, la estimación sufre un mayor retraso. Sin embargo, el error en la medida del ángulo resultante de este retardo está dentro del margen aceptable definido en las especificaciones del proyecto, por lo que la aproximación se considera válida.

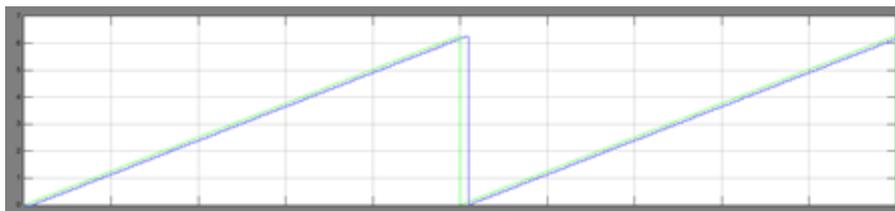


Figura 26. Posición angular estimada mediante el PLL en ausencia de ruido en las señales medidas.

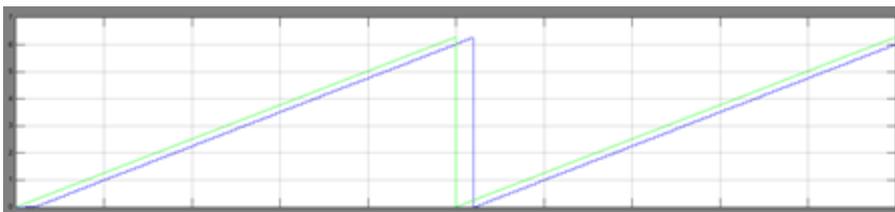


Figura 27. Posición angular estimada mediante el PLL con ruido en las señales medidas.

Por otro lado, una de las ventajas que nos ofrece el PLL es la obtención directa de la velocidad angular, tal y como muestra la Figura 28, lo cual es otro punto a favor de la elección del método de estimación basado en PLL.

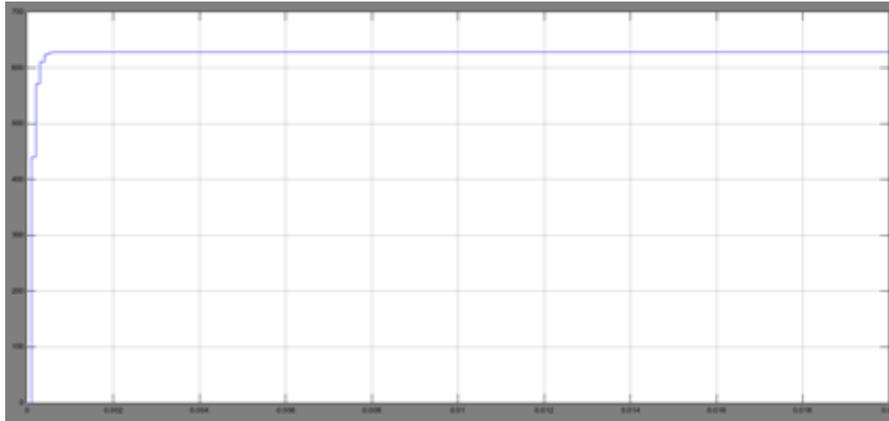


Figura 29. Velocidad angular obtenida mediante el PLL y sin considerar ruido en las señales medidas.

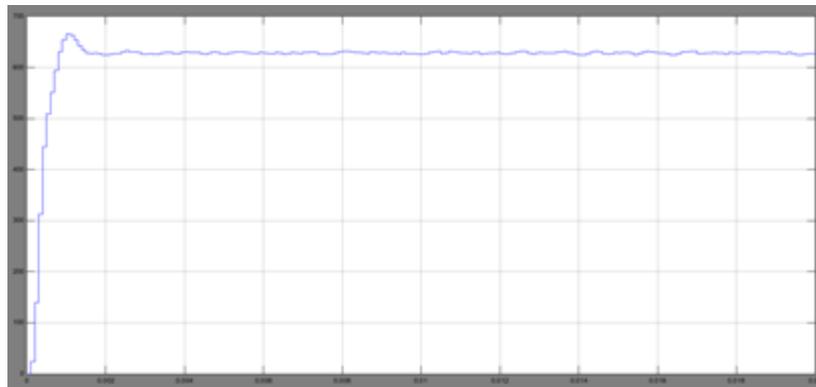


Figura 30. Velocidad angular obtenida mediante el PLL y considerando ruido en las señales medidas.

Podemos ver como el sistema se estabiliza en un valor constante de velocidad para ambos casos, realizando una estimación correcta. En cambio en el caso real el tiempo de estabilización es mayor y cuenta con un sobreimpulso que en el caso ideal no aparece. Sin embargo, estas situaciones de aceleración extremas no ocurrirán en situaciones de operación reales del vehículo. Por lo tanto, siendo estas condiciones de test extremas, el algoritmo queda sobradamente validado para el funcionamiento real del sistema.

5.2.3. Demodulación con técnica de sobremuestreo

Las señales moduladas de salida del resolver seno y coseno son muestreadas a 2K veces la frecuencia de referencia. Esto es equivalente a un sobremuestreo de K-veces. Estas señales son introducidas posteriormente a un filtro pasa-banda que actúa como un filtro anti-alias y , además, mejora la resolución de las muestras reduciendo el ancho de banda a $f_{exc} \pm (f_{exc}/2)$. La decimación se realiza cogiendo únicamente una muestra cada 2K muestras. Esto demodula las muestras del filtro pasabanda y reduce la frecuencia de muestreo a f_{exc} . En este punto, las muestras de las señales seno y coseno correspondientes a la posición angular del resolver están disponibles. Adicionalmente y gracias al filtro FIR utilizado, se ha mejorado la resolución de la posición angular (20).

El cálculo de la posición angular se ha realizado, al igual que para la situación de submuestreo, mediante el método de la tangente inversa y con un PLL. Ambas simulaciones se van a realizar para un caso ideal y para el caso real, en el cual se introducirá el mismo filtro pasabanda utilizado en el submuestreo. El sistema de sobremuestreo se simula con el diagrama de bloques representado en la Figura 31.

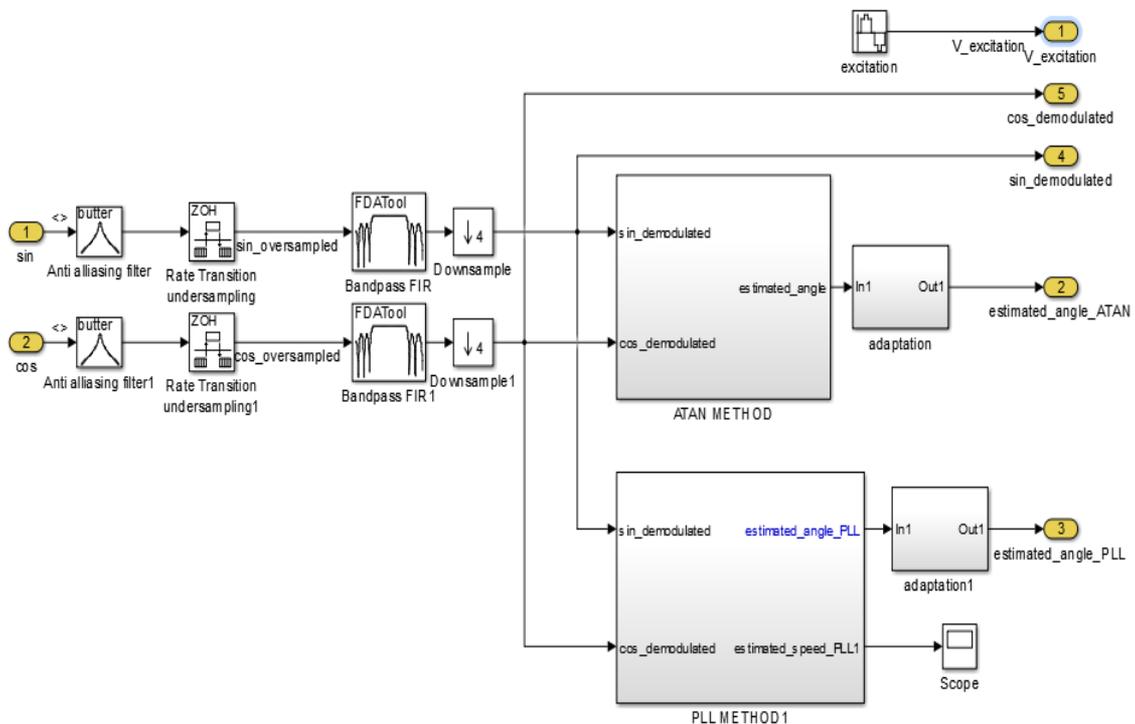


Figura 31. Diagrama de bloques del algoritmo incluyendo sobremuestreo.

El filtro FIR pasa-banda tiene que verificar el criterio de Nyquist. Este criterio implica que la frecuencia de muestreo f_s sea al menos el doble que el ancho de banda f_b de la señal que nos interesa. Para conseguir esto, un filtro anti-alias tiene que eliminar cualquier componente de frecuencia fuera del rango de interés $f_{exc} \pm f_b$. El filtro pasa-banda diseñado cuenta con los parámetros de diseño mostrados en la

Tabla 3.

Tabla 3. Parámetros del filtro pasabanda.

Orden del filtro	31
Tipo de filtro	Pasabanda
Método de diseño	FIR
Factor de densidad	16
Frecuencia del muestreador	40000 Hz
Primera frecuencia de parada	4500 Hz
Primera frecuencia de paso	5000 Hz
Segunda frecuencia de paso	15000 Hz
Segunda frecuencia de parada	15500 Hz
Primera amplitud de parada	3 dB
Amplitud de paso	1 dB
Segunda amplitud de parada	3 dB

Observamos que, para nuestro caso particular, la frecuencia de muestreo es 4 veces la frecuencia de excitación, lo que implica que la frecuencia del muestreador sea $4 \cdot f_{exc}$; y que nuestra banda de interés se encuentra entre los 5000 Hz y 15000 Hz, por lo que se cumple el criterio de Nyquist.

Al haber muestreado a 4 veces la frecuencia de excitación, posteriormente se realiza una decimación para coger una de cada 4 muestras. Las salidas que se obtienen al decimar son las señales seno y coseno de la Figura 32, señal amarilla y morada, respectivamente.

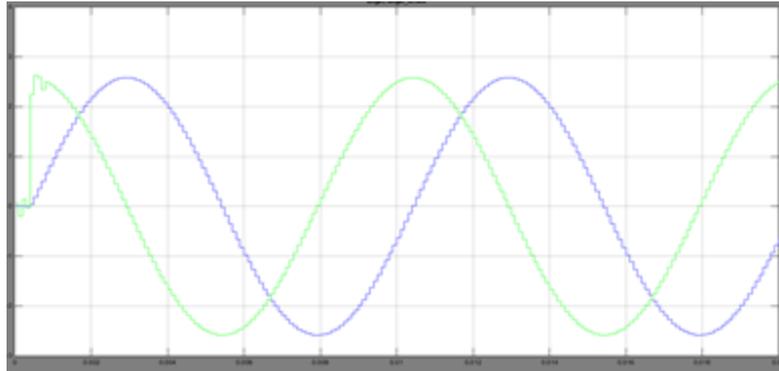


Figura 32. Señales seno y coseno con sobremuestreo.

Se observa que las señales demoduladas tienen un retraso, el cual se debe al retraso que introduce el uso del filtro. Con estas señales se obtiene, a continuación, la posición angular usando el método de la tangente inversa, el cual ha sido explicado anteriormente y se ha representado el diagrama de bloques en Simulink en la Figura 18. La señal de posición angular obtenida para el caso ideal se representa en la Figura 33 y para el caso real (ruido electromagnético significativo en las señales medidas) en la Figura 34, donde la señal morada es la entrada al rotor y la amarilla es la posición obtenida.

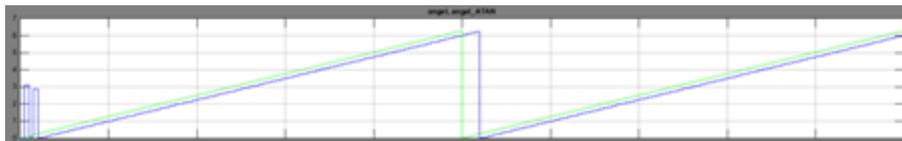


Figura 33. Posición angular estimada mediante sobremuestreo y tangente inversa con señales sin ruido.

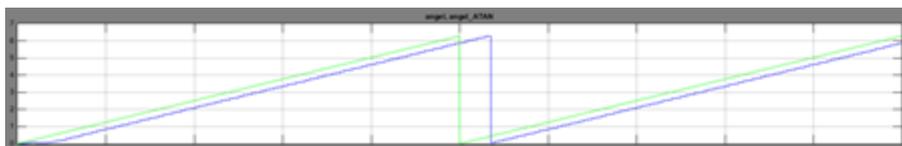


Figura 34. Posición angular estimada mediante sobremuestreo y tangente inversa con señales con ruido.

Se observa como para el caso real y cuando se utiliza el método del arcotangente, el retraso que sufre la posición angular obtenida con respecto a la de referencia es mayor, y esto, como anteriormente, se debe a la introducción del filtro para filtrar el ruido.

El segundo método que se ha utilizado es el PLL, con el que se ha obtenido la velocidad angular y la posición angular tanto para el caso ideal como para el real. Tanto el diagrama de bloques como los parámetros del controlador discreto y del integrador son los mismos que se han utilizado en el PLL implementado en la técnica de submuestreo. En este sentido, los resultados de simulación obtenidos se muestran en las siguientes figuras.

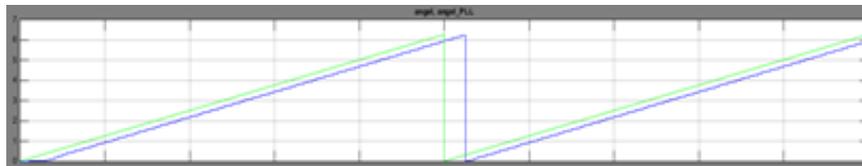


Figura 35. Posición angular estimada mediante sobremuestreo y PLL con señales sin ruido.

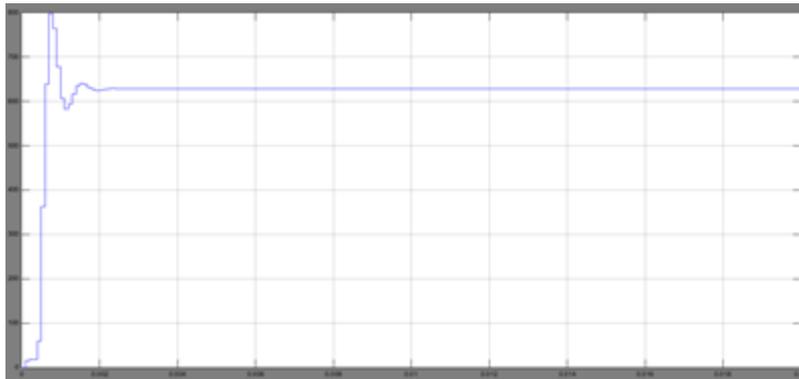


Figura 36. Velocidad angular obtenida mediante sobremuestreo, PLL y ausencia de ruido en las medidas.

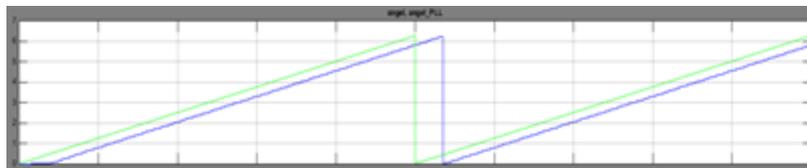


Figura 37. Posición angular obtenida mediante sobremuestreo y PLL con ruido en las medidas.



Figura 38. Velocidad angular obtenida con sobremuestreo, PLL y ruido en las medidas.

En las gráficas correspondientes a la estimación de la velocidad se observa que el intervalo de tiempo que necesita el motor para acelerar es muy corto y, nuevamente, esto no es equivalente con una situación real. Debido a esta aceleración tan rápida aparece un error bastante significativo entre la posición angular de entrada y la obtenida. Tal y como se ha mencionado con anterioridad, esta situación no es real y no debe considerarse.

Para realizar una simulación más acorde con la realidad, se ha establecido que el tiempo de arranque sea de 0,2 segundos y que en ese periodo pase de 0 a 50 rad/s. Esto equivale a los parámetros de velocidad del motor por lo que para introducirlo en el resolver se ha tenido que integrar para obtener la posición. De este modo, se obtienen los resultados representados en las siguientes figuras.

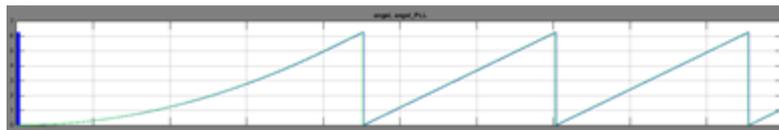


Figura 39. Posición angular estimada por la técnica de sobremuestreo y PLL para una situación de aceleración real.

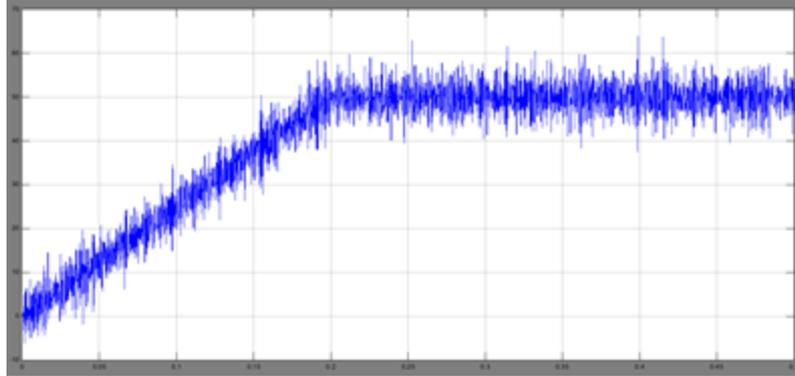


Figura 40. Velocidad angular estimada por la técnica de sobremuestreo y PLL para una situación de aceleración real.

Se puede observar como en este caso el error obtenido para la posición angular es prácticamente nulo y como la velocidad se establece en 0,2 segundos en un valor de 50 rad/s.

5.3. Conclusiones

Teniendo en cuenta los resultados obtenidos, optaremos por el uso del sobremuestreo con el método del PLL. Usando el sobremuestreo la resolución que se obtiene es mayor que con cualquiera de los otros dos métodos y el rechazo que este método tiene al ruido es mejor.

Usar únicamente el filtro no es óptimo, ya que al introducir ruido a nuestras señales las amplitudes de las ondas positivas y negativas podrían ser diferentes y por lo tanto no conseguir anularlas cada medio periodo. Por otra parte se observa que la señal obtenida usando la tangente inversa tarda más tiempo en estabilizarse que la obtenida usando el PLL. De la misma forma, la señal resultante al usar el PLL filtra más ruido y sigue con menor error a la señal de entrada.

6. SIMULACIÓN DE LA TÉCNICA DE DETERMINACIÓN DE POSICIÓN EN XILINX SYSTEM GENERATOR (XSG).

El siguiente paso realizado ha sido implementar el método elegido para la obtención de la posición angular en Xilinx System Generator, para su posterior implementación en FPGA. Como se ha concluido anteriormente, el método elegido es el sobremuestreo y el uso del PLL.

Los parámetros de simulación son los mismos que para la simulación realizada en Simulink. Por otro lado, el periodo de reloj de la FPGA se ha fijado en 10 ns.

Para introducir señales de Simulink a Xilinx y poder realizar la cosimulación entre XilinX ISE y Matlab/Simulink se ha utilizado el bloque “Gateway In”, el cual convierte los tipos de datos enteros, dobles y de coma fija de Simulink en datos de tipo de punto fijo de Xilinx, requeridos por la FPGA. Para poder visualizar las salidas de Xilinx en Simulink, se usa el bloque “Gateway out”, que convierte los tipos de datos de punto fijo o punto flotante de Xilinx en un tipo de dato entero, simple, doble o de punto fijo de Simulink.

La simulación se ha realizado para la situación real de aceleración del motor y sin ruido. Como señales de entradas al convertidor resolver-to-digital se han utilizado la entradas seno y coseno, provenientes del resolver virtual simulado en Simulink. El diagrama de bloques que simula el convertidor Resolver to Digital en Xilinx es el de la Figura 41, que posteriormente se representará por partes en la Figura 42 y Figura 43.

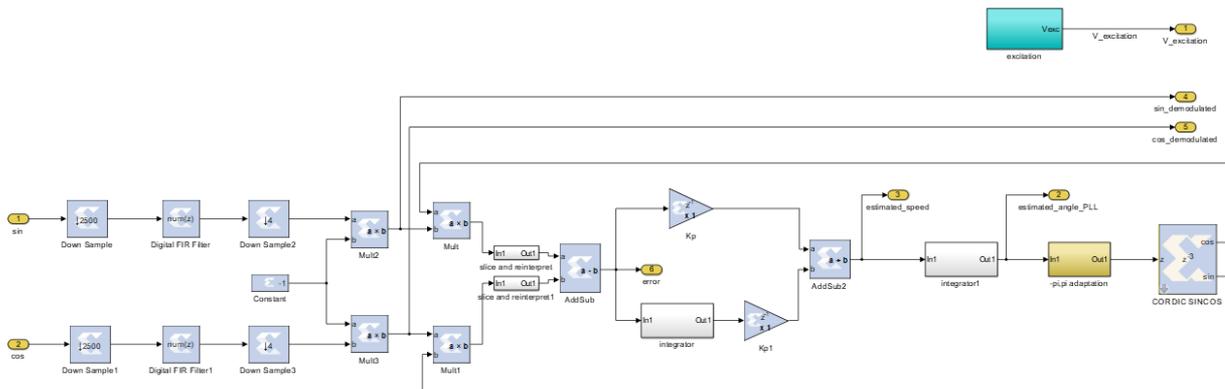


Figura 41. Diagrama de bloques Xilinx.

Lo primero que se ha hecho ha sido realizar la demodulación de las señales de entrada mediante bloques XSG.

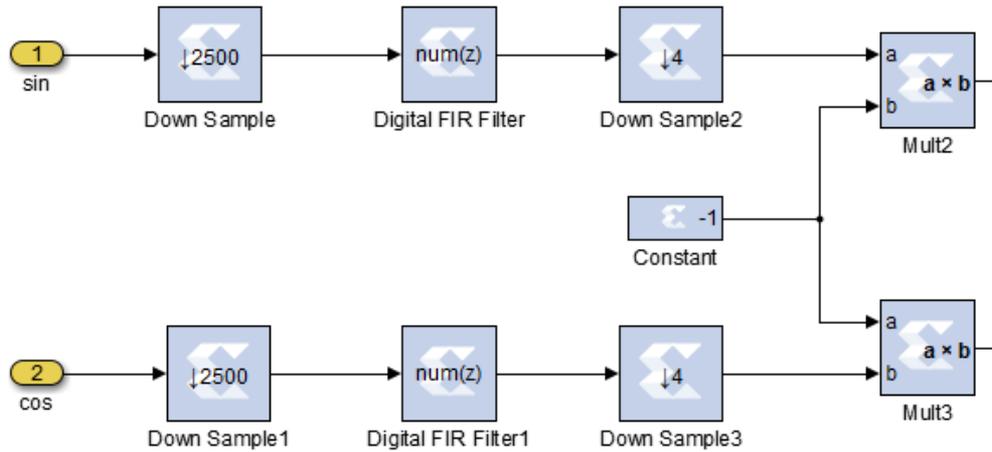


Figura 42. Deomodulación implementada en Xilinx System Generator.

Para ello se han seguido los mismos pasos que en Simulink: muestrear a 4 veces la frecuencia de excitación, filtrar y hacer la decimación cada 4 muestras. El filtro que hemos utilizado tiene los mismos parámetros que se han establecido para el filtro utilizado en Simulink (

Tabla 3). Después de hacer la decimación, se han multiplicado las señales obtenidas por -1 ya que las señales que se obtenían estaban desfasadas π rad.

Una vez obtenidas las señales demoduladas, se ha simulado el método PLL, de donde se obtienen la velocidad angular y la posición angular.

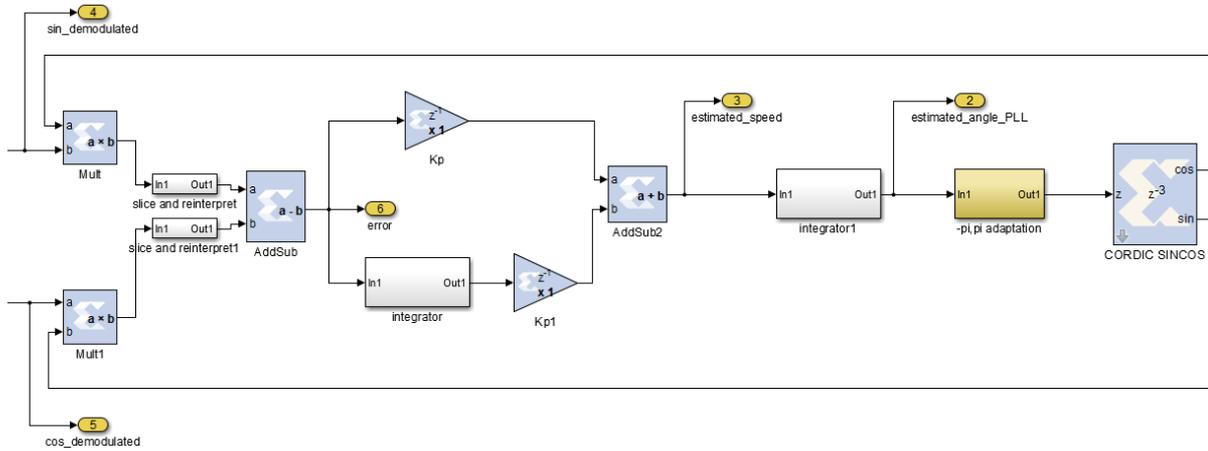


Figura 43. PLL implementado en Xilin System Generator.

El sistema 'slice and reinterpret' representado la Figura 44 sirve para establecer el número de bits de las señales de entrada al comparador de error con el fin de que no contengan un número de bits demasiado elevado, estableciéndolo en 24 bits, de los cuales 10 serán correspondientes a la parte decimal.

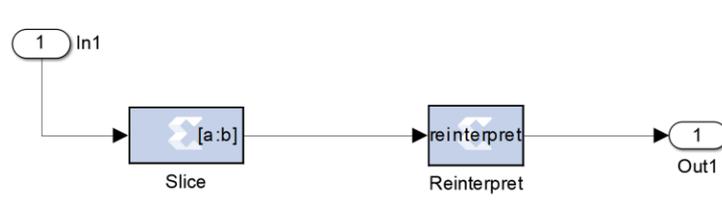


Figura 44. Sistema 'slice and reinterpret'.

Después del comparador de error se ha implementado el controlador PI. Este controlador se ha implementado de acuerdo a la expresión $K_{P_PLL} + K_{I_PLL} * T_{exc} * (1/(z-1))$, implementado la parte proporcional y la parte integral individualmente y sumándolas posteriormente.

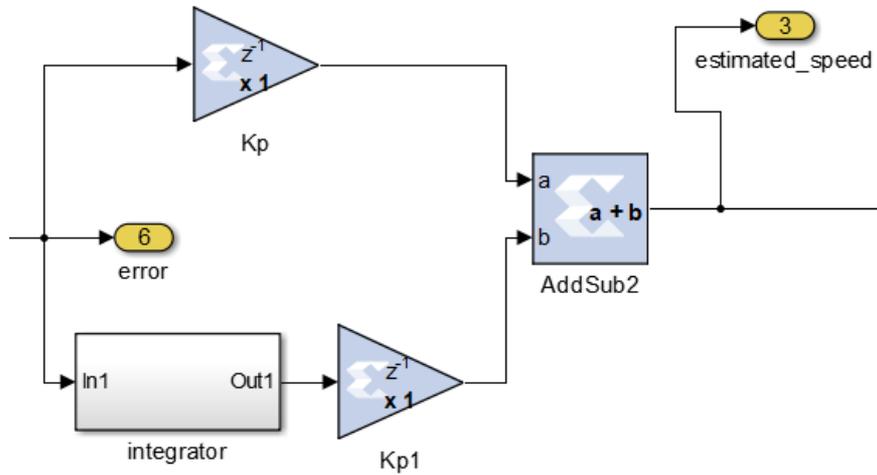


Figura 45. Controlador PI en XilinX System Generator.

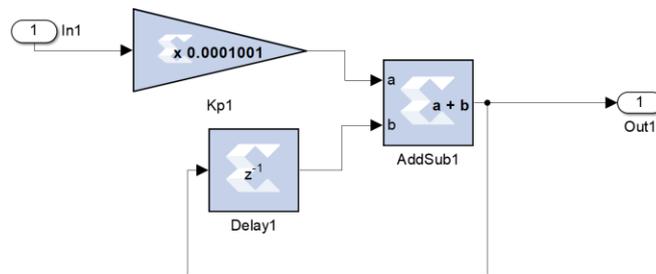


Figura 46. Integrador controlador PI en XilinX. System Generator.

Los valores de las ganancias proporcional e integral son los mismos que se han utilizado para Simulink, es decir, $K_{P_PLL} = 2000$ y $K_{I_PLL} = 300$. A la salida de este controlador PI se obtiene la velocidad angular de nuestro sistema, la cual hay que integrar posteriormente para obtener la posición angular.

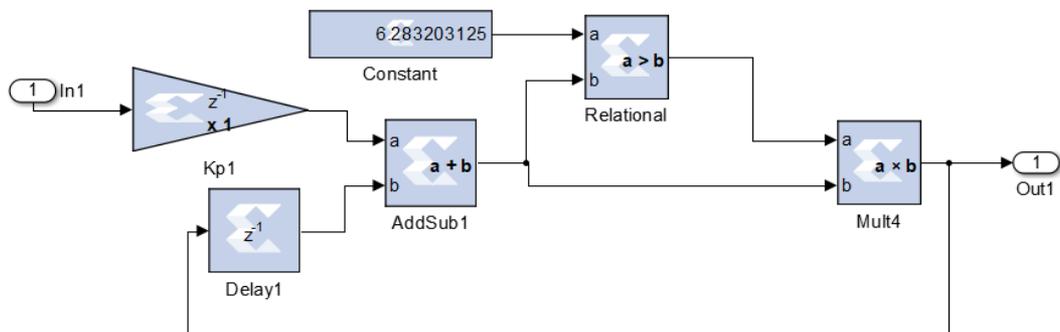


Figura 47. Integrador obtención posición angular Xilinx.

En este integrador se ha introducido la función de reset; esto es, cuando el valor a la salida de este integrador es mayor que 2π la señal vuelve a cero. El integrador suma continuamente la señal de salida obtenida, retrasada con la velocidad angular multiplicada por el periodo de excitación. Cuando esta suma es mayor que 2π , el comparador nos da un valor de 0 por lo que la realimentación que se le hace al sumador retrasando esta señal es nula y la suma vuelve a empezar de 0.

A la salida de este integrador obtenemos la posición angular del sistema, la cual hay que limitarla entre los valores $-\pi$ y π para a través del bloque CORDIC SINCOS obtener el coseno y el seno que se realimentan al sistema.

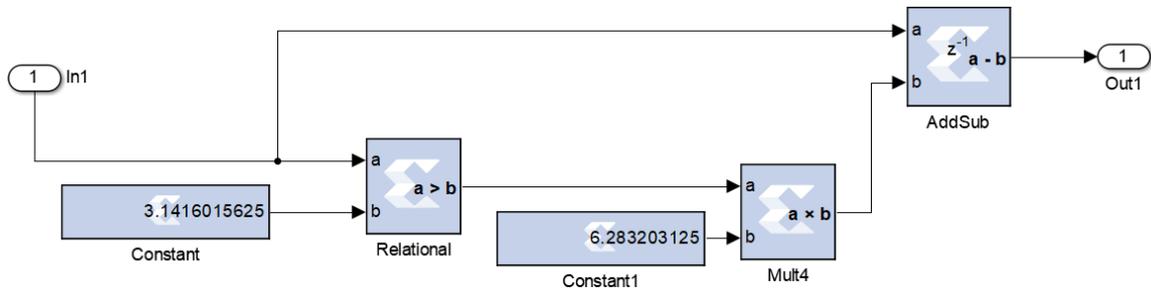


Figura 48. Limitador $-\pi$ y π .

Los resultados obtenidos para esta simulación se muestran en la Figura 49 y en la Figura 50.

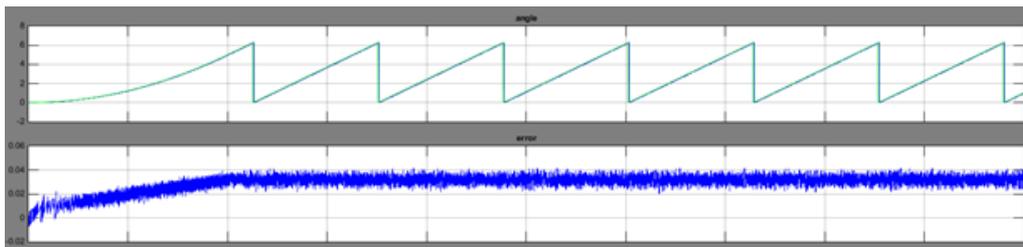


Figura 49. Posición angular y error en radianes obtenidos mediante la implementación digital en XSG.

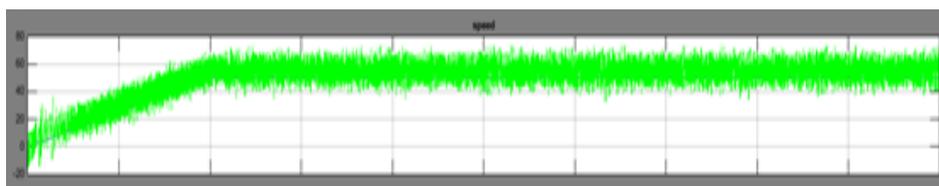


Figura 50. Velocidad angular estimada mediante la implementación realizada en XSG.

Podemos observar cómo tanto la posición como la velocidad angular tardan un tiempo en establecerse de 0,2 segundos, debido a que se ha introducido una aceleración que pretende emular el funcionamiento real del vehículo. La posición angular obtenida sigue a la posición angular real con mucha precisión, exactamente el error que hay entre ambas es de 0.004 rad. En cuanto a la velocidad angular, se establece en 50 rad/s cómo se había exigido en los parámetros impuestos a la entrada del resolver. En este sentido, la siguiente tabla muestra las especificaciones del algoritmo resolver-to-digital, definidas al comienzo del proyecto.

Tabla 4. Especificaciones establecidas al inicio del proyecto.

Tensión de excitación	7 V
Frecuencia de excitación	10000 Hz
Inmunidad al ruido	Alta
Tiempo de establecimiento	0.25 s
Error de seguimiento	0.05 rad

7. METODOLOGÍA SEGUIDA EN EL DESARROLLO DEL TRABAJO

7.1. Descripción de tareas, fases, equipos o procedimientos

A continuación se describen las tareas necesarias para conseguir el objetivo principal y los objetivos secundarios definidos en este proyecto, además de los hitos a conseguir y los correspondientes entregables.

Tarea 1. Definición de especificaciones y requisitos (semana 1).

- Descripción: En esta tarea se definirán las especificaciones del algoritmo resolver-to-digital, tales como frecuencia de excitación, ratio de transformación del resolver y características dinámicas y de inmunidad al ruido requeridas. Si fuera necesario, estas especificaciones estarán sujetas a posibles cambios a lo largo del proyecto.
- Hitos: Determinación de todos los requisitos funcionales.
- Entregables: Documento de especificaciones (a generar por parte del director de proyecto).

Tarea 2. Estado del arte (semanas 2 a 3).

- Descripción: Se deben analizar las técnicas resolver-to-digital más comunes para seleccionar aquellas que puedan resultar de interés para la aplicación que se está desarrollando. Para ello, se dispondrá de gran cantidad de material bibliográfico, tales como las subscripciones de la universidad a las bases de datos de bibliografía científica más relevantes (IEEEExplore y Scopus).
- Hitos: Seleccionar las arquitecturas más adecuadas para su implementación.
- Entregables: Informe relativo al estado del arte, el cual se incluye como capítulo en este trabajo fin de grado.

Tarea 3. Formación (semanas 4 y 10).

Esta tarea en concreto consta de dos subtareas: 3.1. Formación en Simulink y 3.2. Formación en XSG.

- Descripción. Para realizar con éxito este proyecto, es indispensable familiarizarse con las herramientas de trabajo necesarias para desarrollar la validación e implementación de las soluciones estudiadas. Como el desarrollo se realiza mediante el paradigma Model Based Design (MBD), el trabajo de formación se debe centrar en desarrollar competencias avanzadas en las herramientas de simulación Matlab/Simulink y XSG.
- Hitos: Conseguir manejo avanzado en Matlab/Simulink y XSG.
- Entregables: No aplica.

Tarea 4. Modelización (semanas 4 a 13).

Esta tarea consta de tres subtareas: 4.1. Definición de la solución, 4.2. Modelización en Simulink y 4.3. Modelización en XSG.

- Descripción: En esta tarea se definirán, en primer lugar, las soluciones que se modelaran, a las que se habrá llegado una vez estudiado el estado del arte y posteriormente se realizaran las modelaciones con las herramientas Simulink y XSG, respectivamente.
- Hitos: Obtener el modelo resolver-to-digital en Simulink y Xilinx.
- Entregables: Modelos realizados e informe explicando los pasos seguidos (detallados a lo largo del documento).

Tarea 5. Simulación y verificación (semanas 9 y 14).

Esta tarea consta de dos subtareas: 5.1. Simulación y verificación en Simulink y 5.2. Simulación y verificación en XSG.

- Descripción: Esta tarea se centrará en la simulación de los modelos realizados tanto con Matlab/Simulink como con XSG para verificar que las modelaciones no tienen errores y que los resultados obtenidos son coherentes.
- Hitos: Comprobar las modelaciones y conseguir los resultados.
- Entregables: Resultados de simulación (presentados a lo largo del documento).

Tarea 6. Análisis de resultados y conclusiones (semana 15).

- Descripción: En esta tarea se analizarán los resultados obtenidos al simular los modelos y se sacarán conclusiones en relación a ellos. Se comprobará que se ha cumplido con las especificaciones establecidas en la Tarea 1.
- Hitos: Verificar el cumplimiento de las especificaciones.
- Entregables: Informe relativo a las conclusiones.

Tarea 7. Documentación (semanas 4 a 18).

- Descripción: Esta tarea consiste en documentar el trabajo de fin de grado. Se realizará a medida que se vaya cumpliendo con tareas anteriores.
- Hitos: Documentar el trabajo de fin de grado.
- Entregables: Documento del trabajo de fin de grado.

7.2. Diagrama de Gantt

La Figura 51 representa, en un diagrama de Gantt las tareas anteriormente descritas. Durante la realización del proyecto se ha logrado la consecución de los hitos temporales para cada una de las tareas, por lo que se considera que la planificación ha sido correcta desde el inicio.

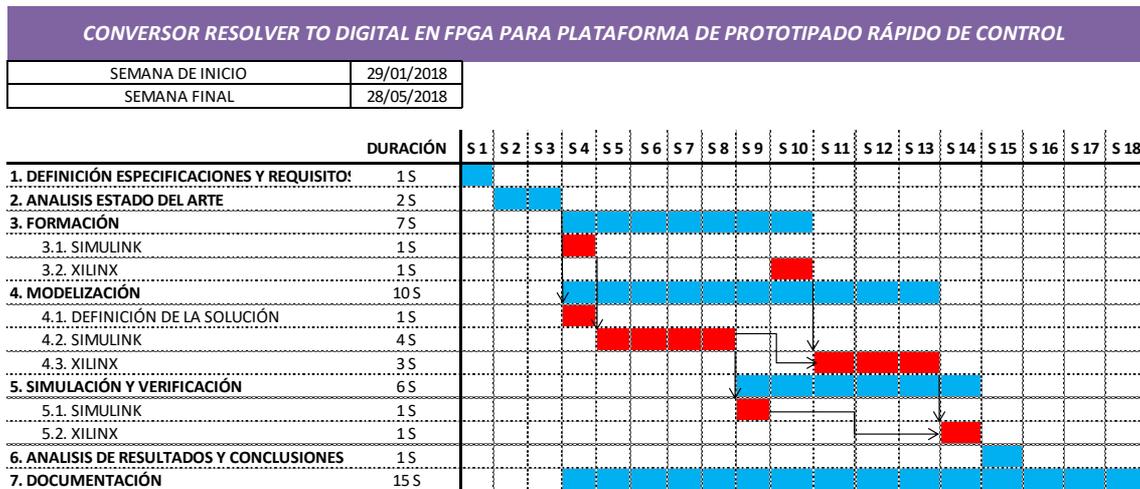


Figura 51. Diagrama de Gantt del proyecto.

8. ASPECTOS ECONOMICOS

A continuación se va a describir el presupuesto para el proyecto presentado anteriormente.

- Horas internas

Tabla 5. Horas internas empleadas en la realización del proyecto

Concepto	Horas empleadas	Coste unitario (€/h)	Coste (€)
HORAS INTERNAS			
Ingeniero Junior	300	30 €/h	9 000 €
Director de proyecto	50	60 €/h	3 000 €
		TOTAL	12 000 €

- Inversiones. Amortización de los activos utilizados

Tabla 6. Inversiones realizadas en activos.

Inversión	Precio inicial (€)	Vida útil	Utilización en el proyecto	Amortización
AMORTIZACIONES				
Ordenador personal	800 €	4 años	4 meses	66,67 €
Word	115 €	1 año	4 meses	38,33 €
Matlab/Simulink	1980 €	3 años	3 meses	165 €
XSG	4200 €	3 años	1 mes	116,67 €
OP4510	28500 €	4 años	0 meses	0 €
			TOTAL	386,67 €

- Coste total del proyecto

Tabla 7. Coste total del proyecto.

Concepto	Precio (€)
Mano de obra	12 000 €
Gastos Fungibles	0 €
Amortizaciones	387,67 €
TOTAL	12 387,67 €

9. CONCLUSIONES

Tal y como se ha estudiado en el estado del arte realizado en este proyecto, el conocimiento de la posición exacta del rotor es necesaria en motores instalados en vehículos eléctricos, ya que dicha información se requiere para realizar el control del par electromagnético de la máquina de forma correcta. Aunque existen en la bibliografía científica soluciones de tipo sensorless (soluciones de control que estiman la posición del rotor a partir de variables eléctricas), estas soluciones no son lo suficientemente maduras para su implementación en vehículos eléctricos reales, por lo que el uso de sensores rotativos sigue siendo la solución empleada por la industria.

Dos de los sensores rotativos más utilizados son el resolver y el encoder. Entre ellos el más utilizado es el resolver debido a las características que ofrece: mayor resistencia a altas vibraciones y choques, operación a temperaturas extremas, con niveles de radiación elevados y en presencia de contaminantes, los cuales son habituales en el entorno de un vehículo.

El uso del resolver como sistema de control de la posición angular del rotor requiere de un convertidor resolver-to-digital, el cual se implementa en un chip. Sin embargo para plataformas RCP que disponen de FPGAs es interesante realizar esta implementación en dichos dispositivos ya que dan flexibilidad (desarrollo de nuevos algoritmos) y reducen el coste.

Se han estudiado diferentes algoritmos de control. Por una parte se han estudiado el submuestreo y el sobremuestreo, y posteriormente la técnica de la tangente inversa y el PLL. Al usar el sobremuestreo se obtiene un mayor rechazo al ruido externo y la precisión a la hora de obtener la posición angular es mayor que si se usa el submuestreo. Por otro lado, el PLL nos da la ventaja de poder obtener la velocidad angular del motor, opción que no ofrece la técnica de la tangente inversa por si sola. Además el error que se obtiene usando el PLL es menor. Por lo tanto, concluimos que el uso del sobremuestreo junto con el PLL es el mejor algoritmo a utilizar.

Dicho algoritmo se ha implementado, en primer lugar, como modelo de simulación en Matlab/Simulink y se ha verificado su funcionamiento bajo condiciones de trabajo reales. Posteriormente, se ha implementado exitosamente mediante el toolbox XSG de Xilinx, el cual permite la cosimulación de descripciones hardware para FPGAs en Matlab/Simulink.

Analizando los resultados obtenidos al realizar la simulación, concluimos que se ha cumplido con las especificaciones establecidas, las cuales se pueden observar de la Tabla 4.

10. BIBLIOGRAFÍA

1. *Scenario analysis of lightweight and electric-drive vehicle market penetration in the long-term and impact on the light-duty vehicle fleet.* **Gonzalez Palencia, J., y otros, y otros.** 1444-62, s.l.: Appl Energy, 2017, Vol. 204.
2. Insider. [En línea] [Citado el: 19 de 03 de 2018.] <https://es.insider.pro/technologies/2017-04-28/las-petroleras-estan-restringidas-los-coches-electricos-son-el-futuro/>.
3. *Analysis of CO2 emissions and techno-economic feasibility of an electric commercial vehicle.* **Rodrigues, A., Moreira, E. y Sodr , J.** 297-307, s.l.: Appl Energy, 2017, Vol. 193.
4. Ro-des. [En l nea] [Citado el: 09 de 03 de 2018.] <https://www.ro-des.com/mecanica/motores-electricos/>.
5. *El v h culo el ctrico analisis de su infraestructura de cara y su integraci n a una smart grid.* **Fernandes Palomeque, Efren.** Ecuador : s.n., 2015. Confreso Internacional Sostenibilidad Energ tica.
6. *Study and comparison of several permanent magnet excited rotor types regarding the applicability in electric vehicles.* **Finken, T., Hombitzer, M. y Hameyer, K.** Emobility - Electrical Power Train Conference : s.n., 2010.
7. *Automotive Electric Propulsion Systems With Reduced or No Permanent Magnets: An Overview.* **Boldea, I., y otros, y otros.** 10, s.l.: IEEE Transactions on Industrial Electronics, 2014, Vol. 61.
8. *Optimization of an 80-kW Segmental Rotor Switched Reluctance Machine for Automotive Traction.* **Widmer, J.D., Martin, R. y Mecrow, B.C.** 4, s.l.: IEEE Transactions on Industry Applications, 2015, Vol. 51.
9. **Rodr guez Arribas, Jaime y Lafoz Pastor, Marcos.** La tecnolog a de los motores el ctricos en v h culos.
10. **Prentince, Michael.** *Resolvers 101, understanding the basics.* Dynapar Corporation.
11. *New Sliding-Mode Observer for Position Sensorless Control of Permanent-Magnet Synchronous Motor.* **Qiao, Z., y otros, y otros.** 710-9, s.l.: IEEE Trans Ind Electron, 2013, Vol. 60(2).
12. *Position and Speed Control of Brushless DC Motors Using Sensorless Techniques and Application Trends.* **Gamazo-Real, J.C., Vazquez-Sanchez, E. y Gomez-Gil, J.** 6901-6947, 2010, Vol. 10(7).
13. OPAL-RT TECHNOLOGIES. [En l nea] [Citado el: 13 de 05 de 2018.] <https://www.opal-rt.com/rapid-control-prototyping/>.
14. *Dise o basado en modelos de sistemas de control: simulaci n y pruebas previas a la implementaci n en hardware.* 2013.
15. OPAL-RT TECHNOLOGIES. [En l nea] [Citado el: 13 de 05 de 2018.] <https://www.opal-rt.com/simulator-platform-op4510/>.

16. De máquinas y herramientas. [En línea] Mayo de 2017. [Citado el: 13 de 04 de 2018.] <http://www.demaquinasyherramientas.com/mecanizado/encoder-tipos>.
17. **Verma, Ankur y Chellamuthu, Anand.** *Design considerations for resolvers-to-digital converters in electric vehicles.* Texas Instruments. 2016.
18. *An overview of the relver interface for motor control applications.* **Chalupa, Leos.** 2014. Freescale Technology forum.
19. *Precision Resolver-to-Digital Converter Measures Angular PPosition and Velocity.* **Szymczak, Jakub, y otros, y otros.** Marzo de 2014, Analog Dialogue, Vol. 48.
20. *TMS320F240 DSP Solution for Obtaining Resolver Angular Position and Speed.* **Staebler, Martin y Verma, Ankur.** Agosto de 2017, Texas Instrument.
21. *The best way how to use resolvers.* **H.Logé y L.Angerpointner.** 2011. Proc. of the International Electric Dirces Propulsion Conference (EDPC).
22. Encoder products company. [En línea] 16 de Junio de 2016. [Citado el: 13 de 04 de 2018.] <http://encoder.com/blog/encoder-basics/que-es-un-encoder/>.