

# Revisión sobre los últimos avances en drivers de puerta activos para transistores GaN

Javier Herrero<sup>1,2</sup>, Oscar Rojo<sup>1</sup>, Guillermo Villasante<sup>1</sup>, Uxue González<sup>1</sup>, Gorka Belaunde<sup>1</sup>,  
Edorta Ibarra<sup>1</sup>, Jon Andreu<sup>1</sup>, Alfonso Muñoz<sup>2</sup>

<sup>1</sup>Escuela de Ingeniería de Bilbao, Universidad del País Vasco (UPV/EHU), 48013 Bilbao (España)

<sup>2</sup>Sener Aeroespacial, División de Sistemas Electromecánicos, 48930 Las Arenas (España)  
javier.herrero@aeroespacial.sener

**Abstract**—Los objetivos de descarbonización definidos por la Unión Europea y otros organismos internacionales promueven la investigación en tecnologías de movilidad eléctrica. Los transistores HEMT (*High Electron Mobility Transistor*, en inglés) de GaN son dispositivos de potencia prometedores que pueden mejorar significativamente el desempeño de los vehículos eléctricos, mejorando la densidad de energía y la eficiencia de los convertidores de potencia. Sin embargo, para un aprovechamiento efectivo de sus ventajas, se deben implementar técnicas de diseño que ayuden a mitigar problemas relacionados con la alta frecuencia de conmutación:  $dv/dt$ ,  $di/dt$ , reboses en tensión de puerta, *crosstalk* y EMI (*ElectroMagnetic Interference*, en inglés). Los drivers de puerta convencionales para transistores de Si y SiC no son capaces de explotar todo el potencial de los HEMTs de GaN en el contexto del vehículo eléctrico, por lo que este trabajo se centra en el estado de la tecnología de los drivers activos de puerta (AGD, *Active Gate Driving*, en inglés), al tratarse de tecnologías muy prometedoras.

**Index Terms**—GaN, HEMT, driver, EV, driver de puerta activo (AGD), electrónica de potencia,  $dv/dt$ ,  $di/dt$ , *overshoot*, EMI, *crosstalk*, eficiencia.

## I. INTRODUCCIÓN

En los últimos 50 años, el calentamiento global ha aumentado a un ritmo cada vez más rápido, y esto podría tener consecuencias catastróficas si no se toman medidas [1]. Por ello, la Unión Europea se ha comprometido a alcanzar la neutralidad climática antes del 2050 [2] (Acuerdo de París, 2015). A corto-medio plazo, el paquete “Fit for 55” de la Comisión Europea (2021) tiene como objetivo, para el año 2030, la reducción de las emisiones en un 55 % con respecto al 2019, y en un 100 % para el 2035. Este paquete hace hincapié en varios aspectos relacionados con la movilidad sostenible [2]. Aproximadamente un 25 % de las emisiones de gases de efecto invernadero en la Unión Europea corresponden al sector transporte [2], donde los vehículos de carretera contribuyen al 75 % del total [3]. Todo ello evidencia la importancia de dirigir esfuerzos hacia una movilidad sostenible basada en el vehículo eléctrico (EV, *Electric Vehicle* en inglés) [3], [4].

Los EVs son más eficientes, seguros y fiables que los de combustión. Además, emiten menos gases de efecto invernadero a lo largo de su ciclo de vida y tienen menores costes de mantenimiento y operación [3], [4]. Sin embargo, para poder implementar una movilidad eléctrica a gran escala hay que abordar los siguientes retos [3]: reducción de los tiempos de carga de las baterías, aumento de la autonomía de

conducción y mejora en la gestión térmica. Los dispositivos semiconductores de potencia y sus elementos asociados juegan un papel fundamental para abordar estos dos últimos retos.

Hasta el momento, los transistores IGBT (Transistores Bipolares de Puerta Aislada, *Insulated Gate Bipolar Transistors*) de silicio (Si) han sido la tecnología más utilizada en los convertidores de alta potencia de los EVs. Estas tecnologías combinan una operación a frecuencias de conmutación relativamente elevadas (del orden de los 10 kHz - 18 kHz) con un elevado nivel de potencia (conducción de cientos de amperios y bloqueo de tensiones entre 600 V y 1200 V) [5]. Aunque los IGBTs de Si han mejorado progresivamente sus prestaciones hacia una mayor densidad de potencia, temperatura de operación, eficiencia y fiabilidad, no se espera que en el corto plazo sean capaces de proporcionar el desempeño requerido por los EVs [5] y solucionar los retos anteriormente mencionados.

Con la aparición de los semiconductores de banda ancha (WBG, *Wide BandGap* en inglés), cada vez es más factible abordar la transición total al EV. En concreto, los transistores HEMT (*High Electron Mobility Transistors* en inglés) de GaN (nitruro de galio) proporcionan mayor eficiencia, densidad de potencia y frecuencia de conmutación (lo que deriva en un menor tamaño de los componentes pasivos) [4]. A modo de ejemplo, el prototipo de convertidor DC-DC para carga universal de EVs desarrollado en [6], basado en transistores de GaN de 650 V, ratifica esta serie de ventajas. Este se alimenta a partir de un bus DC de 800 V y proporciona un amplio rango de tensiones de salida (150 V a 900 V) con una potencia máxima de 6.6 kW, operando con una frecuencia de conmutación de 500 kHz. El prototipo obtiene una eficiencia máxima del 98.2 %. Esta se mantiene por encima del 97 % en todo su rango de tensiones de salida, con una densidad de potencia de 7.3 kW/L [6]. Los convertidores de alta potencia basados en silicio, en cambio, presentan problemas de eficiencia al operar por encima de unos pocos kHz [3]. Este convertidor GaN cumple con holgura los objetivos de 4.6 kW/L y de 98 % de eficiencia fijados por el consorcio U.S. DRIVE para convertidores DC-DC para el año 2025 [7].

De lo anterior queda patente que los HEMTs de GaN proporcionan mejoras significativas en la densidad de potencia y eficiencia. Sin embargo, para poder desarrollar sistemas robustos y fiables basados en esta tecnología, es necesario abordar una serie de retos relacionados con la mayor velocidad de conmutación de los transistores [3], [4], [8]–[10]. Tradicio-

nalmente, estos problemas se han resuelto mediante el aumento de la resistencia de puerta de los transistores. La desventaja de este método es que se reduce la velocidad de conmutación y aumentan las pérdidas, con lo cual se pierden algunas de las principales ventajas del GaN [9]. Los drivers de puerta activos (AGD, *Active Gate Driver* en inglés) son una potencial solución [11]. Debido al interés y a la relevancia de estas tecnologías, en este trabajo se resumen los principios físicos de los transistores GaN y sus principales ventajas, y se justifica la importancia y el papel de los AGDs. Posteriormente, se realiza una revisión bibliográfica de las tecnologías AGD y de los principales avances logrados por la comunidad científica y la industria en la materia durante los últimos años.

## II. TRANSISTORES HEMT DE GAN

### II-A. Principios físicos y estructura de los HEMTs de GaN

Para la fabricación de los HEMTs se emplea GaN con una determinada estructura cristalina de wurtzita que presenta una mayor estabilidad térmica [12].

Los transistores HEMT de GaN constan de cuatro capas de material (Fig. 1) [12]:

1. Sustrato: Se trata de la capa inferior sobre la cual se hace crecer el transistor de GaN por medio de la epitaxia. Se suele utilizar silicio por la similitud de su estructura cristalina a la wurtzita del GaN y su bajo coste. Idealmente, esta capa no afecta al funcionamiento del transistor, simplemente se utiliza por cuestiones relacionadas con la fabricación y el coste.
2. Buffer: Es la capa intermedia entre el GaN y el sustrato. Las distancias interatómicas del GaN y del Si en cristal de wurtzita son diferentes. En la interfase, el cristal de GaN se deforma para amoldarse al silicio. Esto supone una degradación de las propiedades del GaN. Para evitarlo, se introduce la capa de buffer, la cual consiste en finas capas intercaladas de GaN y AlGaN (también con estructura de wurtzita).
3. GaN: Es la capa principal del transistor. Como la electronegatividad del nitrógeno es superior a la del galio, los electrones se aproximan a los núcleos de nitrógeno y la celda unidad presenta una polarización espontánea.
4. AlGaN: Se trata de la capa superior del transistor. La polarización espontánea de la celda unidad de este material es mayor que la del GaN. Además, como en la capa de GaN los átomos están más próximos entre sí que en el AlGaN, en la interfase entre ambas capas se produce una deformación de la estructura cristalina del AlGaN. Como resultado, aparece una polarización piezoeléctrica en la capa de AlGaN, además de la polarización espontánea.

La polarización inducida por el esfuerzo en la interfase entre el AlGaN y el GaN crea una capa de carga neta positiva que atrae electrones. Esta capa de gran densidad de electrones de alta movilidad se denomina gas de electrones bidimensional (2DEG, *2-Dimensional Electronic Gas* en inglés) [12]. Este emula el canal de los transistores de efecto de campo. Además, la densidad de electrones en el 2DEG es muy alta sin necesidad de incluir dopantes en el semiconductor [12].

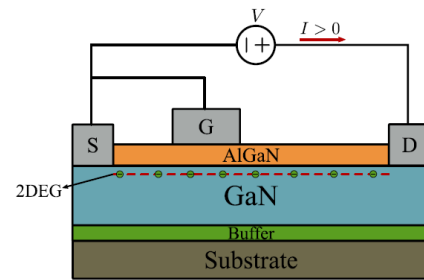


Fig. 1: Estructura de un transistor HEMT de GaN [12].

Para obtener un transistor de GaN, se añade el terminal de puerta (G, *Gate*) sobre el AlGaN y los terminales de fuente (S, *Source*) y drenador (D, *Drain*) en contacto con el 2DEG [12], tal y como se muestra en Fig. 1.

Nótese que, aplicando tensión de puerta nula con respecto a la fuente, existe un canal de 2DEG formado entre drenador y fuente. Es decir, los HEMTs de GaN son intrínsecamente transistores de empobrecimiento, *normally-on* o *d-mode* (*depletion mode*). Con el canal activo, si se aplica una diferencia de potencial positiva en el drenador con respecto a la fuente, se produce conducción de corriente entre estos terminales (Fig. 1). Para apagar el 2DEG y poner el transistor en corte, hay que aplicar una tensión de puerta negativa [8], [13], [14].

Desde el punto de vista de la fiabilidad y la robustez, no es conveniente que el interruptor de potencia sea *normally-on*, por la mayor probabilidad de provocar falsos encendidos y pérdidas de control. Para conseguir que el dispositivo sea *normally-off* (de enriquecimiento, *e-mode* o *enhancement mode*), se introducen modificaciones en el contacto de puerta, lográndose así un transistor con tensión umbral positiva [8].

### II-B. Ventajas de los HEMTs de GaN

En comparación con los transistores de Si, los HEMTs de GaN tienen una serie de ventajas que son consecuencia de las siguientes propiedades:

1. El mayor *bandgap* del GaN (3.26 eV frente a los 1.12 eV para el Si) permite una mayor temperatura de operación, menores corrientes de fuga y un mayor campo eléctrico de ruptura por avalancha (2 MV/cm frente a 0.3 MV/cm para el Si) [8]. El mayor campo de ruptura permite obtener la misma tensión de ruptura con una menor separación entre drenador y fuente, dando lugar a una menor resistencia de conducción [14].
2. La movilidad de los electrones en el 2DEG es mayor que en el Si [1500-2000 cm<sup>2</sup>/(V·s) para el GaN frente a 1400 cm<sup>2</sup>/(V·s) para el Si]. Esto se traduce en una baja resistencia de conducción ( $R_{on}$ ) y permite obtener pastillas (*dies*) más pequeñas para el mismo nivel de corriente con respecto al Si [8], [13], [14].
3. Debido al menor tamaño de las pastillas, los HEMTs de GaN tienen menor capacidad de entrada y de salida. Sumando a esto la alta velocidad de saturación de los electrones en el GaN (2.5·10<sup>7</sup> cm/s en el GaN frente a 1.0·10<sup>7</sup> cm/s en el Si), los HEMTs tienen mayor velocidad y menores pérdidas de conmutación [8], [14].

- Los HEMTs de GaN no tienen un diodo de cuerpo (*body diode* en inglés) intrínseco, aunque disponen de un mecanismo de conducción inverso debido a la simetría del dispositivo. En consecuencia, la carga de recuperación inversa es nula y no hay pérdidas de recuperación inversa. Sin embargo, las pérdidas de tiempo muerto son relativamente altas debido a la elevada caída de tensión en conducción inversa (de unos 3 V a 5 V) [14].

En resumen, estas características físicas hacen que los HEMT de GaN sean muy buenos candidatos para su futura integración en EVs.

### II-C. Retos para los drivers de puerta de HEMTs de GaN

A pesar de que los transistores de GaN aportan grandes ventajas, existe una serie de retos tecnológicos a considerar en el diseño de sus drivers de puerta:

- Debido a la mayor velocidad de conmutación, los *slews*  $di/dt$  en la conmutación de corriente de drenador ( $i_D$ ) son mayores. Como resultado, los reboses de tensión generados por los *slews* de corriente en las inductancias parásitas del bucle de potencia son mayores [8].
- La mayor frecuencia de conmutación puede provocar reboses y oscilaciones en el bucle de puerta debido a los elementos parásitos del bucle de potencia, el empaquetamiento (*stack*) y el bucle de control [4]. Estos reboses pueden dañar el transistor de GaN, debido a que el margen entre la tensión umbral y la máxima es más pequeño que para el Si [8], [9]. Habitualmente, la tensión de puerta aplicada para encender un HEMT de GaN es de 5 V, mientras que la tensión máxima es de 6 V [3].
- La mayor velocidad de conmutación provoca *slews*  $dv/dt$  más elevados en la tensión drenador-fuente ( $v_{DS}$ ) durante los transitorios. Un valor alto del ratio  $dv/dt$  puede provocar corrientes por acoplo capacitivo entre los dos transistores de una rama de conmutación, a través de la capacidad drenador-fuente o Miller ( $C_{GD}$ ). Este fenómeno se conoce como *crossstalk*, y tiene como consecuencia un aumento de las pérdidas de conmutación y de la probabilidad de falsos encendidos [8], [10], [15].
- El menor tamaño de los dispositivos acentúa el *crossstalk* y el acoplamiento por campo próximo. Esto puede dañar la integridad de la electrónica digital que controla el sistema de potencia, pudiendo producir falsos encendidos de interruptores con el correspondiente riesgo de cortocircuito [8].
- Los menores tiempos de conmutación aumentan el ruido en modo común y en modo diferencial. Esto hace necesario el desarrollo de técnicas innovadoras que permitan reducir las interferencias electromagnéticas (EMI, *ElectroMagnetic Interference* en inglés) sin incurrir en un aumento de las pérdidas de conmutación [4], [10].

Tal y como se ha adelantado en la introducción, uno de los métodos tradicionales para reducir los *slews*  $dv/dt$ ,  $di/dt$  y las oscilaciones de puerta consiste en incrementar la resistencia de puerta. En contrapartida, disminuye la velocidad de conmutación y aumentan las pérdidas [9], por lo que se pierden las principales ventajas del GaN frente al Si. La optimización del

*layout* en la PCB para minimizar las inductancias parásitas también ayuda a reducir las oscilaciones entre puerta y fuente [8], [9], pero en la práctica no es fácil reducir estos elementos parásitos [16]. Otra solución tradicional a los problemas de EMI pasa por incluir filtros pesados y voluminosos [10], los cuales penalizan la densidad de potencia del convertidor.

Vistas las limitaciones de las soluciones tradicionales, se justifica la necesidad de desarrollar nuevos drivers de puerta que proporcionen la robustez que se espera de un convertidor de potencia. Los AGDs son una solución prometedora.

## III. AGDS PARA HEMTs DE GAN

Los AGDs son drivers que modifican dinámicamente la resistencia de puerta, la tensión de puerta o la corriente de puerta del transistor. Algunos de los beneficios que estos aportan son la reducción de los reboses de corriente y tensión, la minimización del EMI (sin incrementar significativamente de las pérdidas de potencia) y la optimización de la eficiencia ante variaciones de carga [11]. A continuación se revisa el estado de la tecnología referente a este tipo de soluciones. En concreto, se ejemplifican varios desarrollos recientes que han logrado resultados altamente satisfactorios.

### III-A. AGDs con resistencia de puerta variable

En [11], los autores consideran una configuración de interruptores de medio puente basada en transistores GaN operando a 1 MHz. Presentan una solución AGD novedosa que se emplea como driver del transistor inferior de la rama. Este driver permite aplicar una determinada secuencia de resistencias *pull-up* y *pull-down* durante el proceso de conmutación (Fig. 2). Como resultado, es posible variar dinámicamente la resistencia de puerta entre  $0.12 \Omega$  y  $64 \Omega$  y cumplir con alguno de los siguientes objetivos:

- Encendido rápido sin incurrir en un excesivo rebose en la tensión de puerta.
- Eliminación del rebose en el nodo conmutado ( $v_{DS2}$ ).
- Atenuación de los componentes de alta frecuencia de la tensión del nodo conmutado.

A modo de ejemplo, Fig. 3 muestra las formas de onda obtenidas durante un proceso de encendido del transistor. En este caso, se considera el objetivo de optimización número 2 (eliminación del rebose en  $v_{DS2}$ ) para variar la resistencia de puerta a lo largo del tiempo. Al comparar estos resultados con los obtenidos en un driver con resistencia de puerta constante de  $4.5 \Omega$ , se verifica que se reducen los reboses y la EMI, incrementando las pérdidas en apenas un 2,5% y sin que aumente significativamente el tiempo de conmutación [11]. En comparación con una resistencia fija de  $18 \Omega$ , se logra una reducción de pérdidas de un 8%, de 1.63 W a 1.50 W [11].

### III-B. Control $dv/dt$ en lazo cerrado durante el transitorio de encendido

La estrategia de AGD desarrollada en [10] se basa en reducir la corriente de puerta únicamente durante el *slew*  $dv/dt$  del transitorio de conmutación. En Fig. 4 se muestra su esquemático. Se utiliza un pequeño condensador ( $C_s$ ) como 'sensor' del

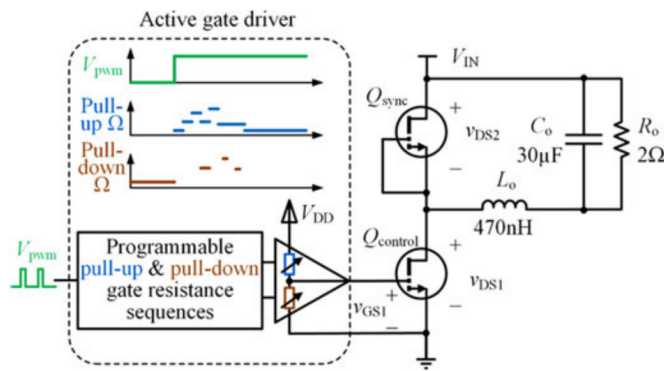


Fig. 2: Convertidor de medio puente que incluye el AGD con resistencia de puerta variable como driver de puerta del transistor inferior [11].

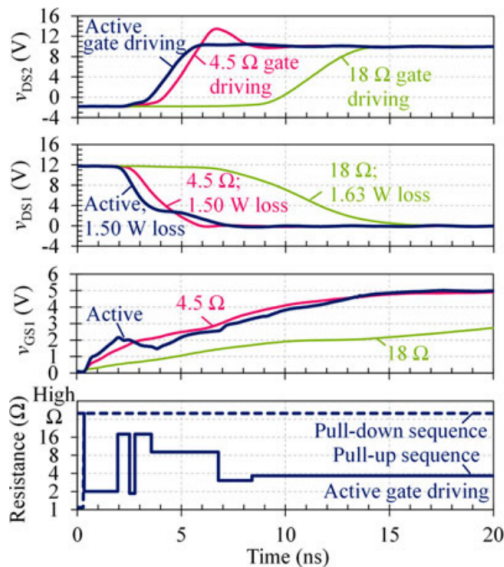


Fig. 3: Formas de onda de encendido obtenidas siguiendo la estrategia de optimización número 2 [11].

*slew*  $dv/dt$ . La corriente  $i_{CS}$  del ‘sensor’ se amplifica con un espejo de corriente de alto ancho de banda ( $M_1$ ,  $M_2$ ,  $M_3$  y  $M_4$ ). La corriente amplificada  $i_{FB}$ , proporcional a  $dv/dt$ , se resta de la corriente de puerta  $i_G$ . De este modo, se emula un incremento en la capacidad Miller del HEMT ( $C_{gd}$ , capacidad entre puerta y drenador) durante el evento  $dv/dt$  [10].

De acuerdo con los autores, mediante esta técnica se consigue reducir el  $dv/dt$  en un 61 %, mientras que las pérdidas de conmutación se incrementan en tan sólo un 46 %. Utilizando una solución tradicional basada en el aumento de la resistencia de puerta, las pérdidas de conmutación aumentarían en un 100 % para lograr una reducción del  $dv/dt$  equivalente [10].

### III-C. Clamp para la supresión de oscilaciones en la tensión de puerta

El circuito *clamp* de Fig. 5 permite limitar la tensión de puerta del HEMT a un valor próximo al de encendido sin afectar a la velocidad de conmutación ni a las pérdidas [9]. El *clamp* está formado exclusivamente por componentes pasivos.

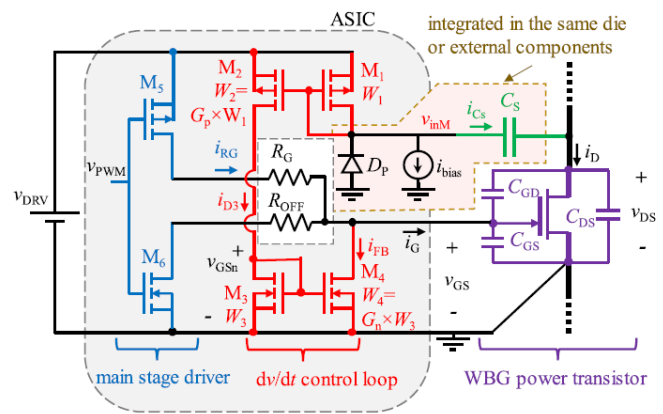


Fig. 4: Esquemático del AGD con control  $dv/dt$  en lazo cerrado [10].

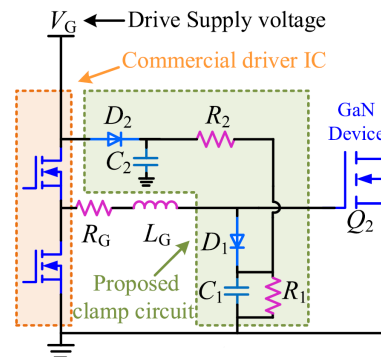


Fig. 5: Circuito *clamp* para la reducción del *overshoot* en la tensión de puerta [9].

La solución es independiente al valor de la resistencia de puerta.

Durante la fase de encendido del transistor, el sistema experimenta las siguientes fases [9]:

1. La alimentación  $V_G$  carga el condensador  $C_1$  a través del diodo  $D_1$  hasta una tensión  $v_{C1} = V_G - V_{D2}$ . Esto es así ya que  $R_1$  es mucho mayor que  $R_2$ .
2. Durante la fase de encendido del dispositivo la carga del condensador  $C_1$  no afecta al proceso, ya que el diodo  $D_1$  permanece inversamente polarizado.
3. Una vez se alcanza y supera la tensión umbral para el encendido del dispositivo, el diodo  $D_1$  vuelve a la región activa, de manera que los posibles sobrepicos de tensión se reducen. Esto se debe a que parte de la corriente es absorbida por el condensador  $C_1$ . Este efecto será más notorio cuanto mayor sea la capacidad  $C_1$ .
4. Cuando la tensión entre puerta y fuente  $v_{gs}$  cae a  $V_G$ , el condensador  $C_1$  se descarga hacia  $C_2$  a través de  $R_2$ . La tensión en  $C_1$  vuelve a ser aproximadamente  $v_{C1} = V_G - V_{D2}$ .

En el proceso de apagado, la tensión de puerta se reduce desde  $V_G$  hasta 0. Como la suma de  $v_{c1}$  y  $V_{D2}$  es aproximadamente igual a  $V_G$ ,  $D_1$  se mantiene inversamente polarizado y el circuito *clamp* no afecta al proceso de apagado [9].

Es importante recalcar que la inductancia situada entre el

diodo  $D_1$  y la puerta puede afectar a la supresión de la oscilación, por lo que el circuito *clamp* debe estar situado lo más cerca posible de la puerta. [9].

### III-D. Corriente de puerta variable

La técnica AGD desarrollada en [17] permite reducir los picos en la tensión del nodo conmutado ( $v_{sw}$ ) de un medio puente y en la corriente de drenador ( $i_d$ ) del transistor superior durante el encendido. Para ello, se emplean tres corrientes distintas de encendido (encendido *tri-slope*). La corriente aplicada para cada instante se determina en función del valor medido de la corriente de salida y de la tensión de entrada del convertidor [17]. De acuerdo con lo reportado por los autores, este método permite reducir las oscilaciones en  $V_{sw}$  en un 79.3% mientras que se mantiene una rápida velocidad de conmutación con bajas pérdidas [17].

### III-E. Control activo de la tensión de overdrive (AOV) y desplazador de nivel de tres ramas de alta tensión (TBLS)

En [15], los autores proponen un AGD que combina dos tipos de solución: (a) control activo de la tensión de *overdrive* (AOV, *Active Overdrive Voltage* en inglés) y (b) desplazador de nivel de tres ramas de alta tensión (TBLS, *Three Branch Level Shifter* en inglés).

La técnica AOV permite controlar la tasa  $dv/dt$  sin incurrir en un excesivo aumento de las pérdidas de conmutación. Para ello, se reduce la corriente de puerta durante la meseta Miller (carga de la capacidad drenador-fuente,  $C_{gd}$ ). Una vez superada dicha meseta, se aumenta la corriente de puerta mediante el aumento de la tensión (*overdrive*) de pull-up, lo cual permite al HEMT alcanzar la tensión de encendido rápidamente. Este método reduce las pérdidas de conmutación en aproximadamente un 16,2% frente a los métodos tradicionales utilizados para reducir  $dv/dt$ .

Las ventajas del AOV se ilustran en Fig. 6. Las pérdidas de conmutación se representan mediante las superficies sombreadas. En Fig. 6(a) se muestran las formas de onda obtenidas para el driver de puerta sin ningún tipo de control sobre  $dv/dt$ . Al utilizar la solución tradicional basada en el aumento de la resistencia de puerta aumentan las pérdidas de conmutación [Fig. 6(b)]. Finalmente, el AOV elimina una de las componentes de pérdidas [superficie en amarillo, Fig. 6(b) vs Fig. 6(c)], a la vez que se reduce el tiempo de encendido [15].

En [15] también se propone la utilización del TBLS para mejorar la inmunidad frente a ratios  $dv/dt$  elevados. La corriente de modo común, generada por dicho ratio, se “copia” mediante pares de espejos de corriente. Posteriormente, se compensa con un *stress filter* a través de una rama auxiliar. Los autores afirman obtener inmunidad ante un ratio  $dv/dt$  de 100 V/ns, introduciendo un bajo retardo de propagación (menos de 14 ns) [15], algo que tradicionalmente ha sido difícil de conseguir [18].

En Fig. 7 se ilustran las ventajas del TBLS. Este circuito reduce los reboses producidos por la transición  $dv/dt$  en la tensión drenador-fuente ( $v_{DS}$ ) y en la tensión de puerta ( $v_{GH}$ ) con respecto al empleo de un driver de puerta convencional [15].

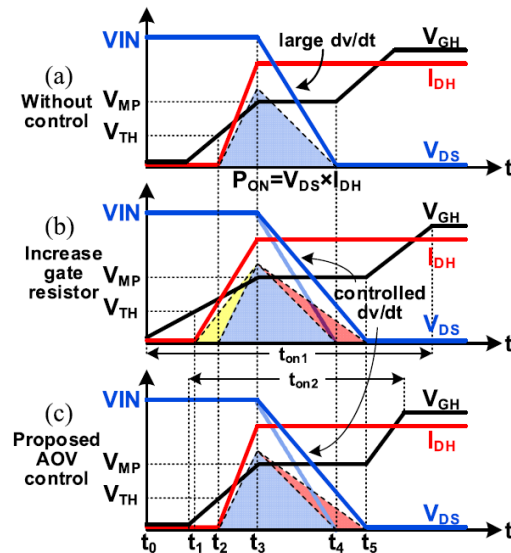


Fig. 6: Formas de onda de encendido: (a) sin control; (b) aumentando la resistencia de puerta; (c) con la propuesta de control AOV [15].

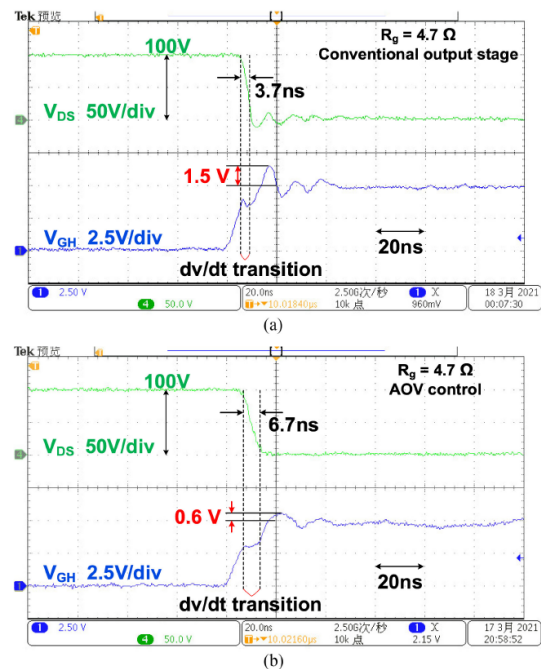


Fig. 7: Inmunidad  $dv/dt$ : (a) con un desplazador de nivel de dos ramas simétrico convencional; (b) con un TBLS [15].

## IV. DISCUSIÓN

A continuación, se discute la viabilidad de las soluciones analizadas para su posible aplicación en la industria del EV y en otros campos como el sector aeroespacial.

- A. AGDs con resistencia de puerta variable: una secuencia de valores resistivos tan precisa como la propuesta en [11] requeriría múltiples transistores de *pull-up* y *pull-down*, por lo que se considera poco viable. Como alternativa, se propone un driver con dos o tres salidas de *pull-up* y de *pull-down*, cada una con su resistencia



de puerta. Esto permite utilizar un pequeño subconjunto de valores de resistencia de puerta equivalente.

- B. Control  $dv/dt$  en lazo cerrado durante el transitorio de encendido: el circuito propuesto en [10] se considera viable siempre que se integre en el driver, pudiéndose dejar el condensador de medida como componente externo, como se muestra en Fig. 4. Implementarlo utilizando MOSFETs discretos para el espejo de corriente supondría ocupar mayor espacio en la PCB.
- C. Clamp para la supresión de oscilaciones en la tensión de puerta: con la solución propuesta en [9] se deben añadir algunos componentes discretos al diseño. Al ser pocos y no muy voluminosos, se considera una solución viable para aplicaciones de movilidad eléctrica. En este caso, no es posible encapsular el *clamp* en el circuito integrado del driver de puerta, por la sensibilidad a la inductancia parásita de puerta  $L_G$  (Fig. 5).
- D. Corriente de puerta variable: la estrategia expuesta en [17] se podría implementar de manera similar a lo expuesto para la solución A. La principal dificultad que se observa es que esta solución requiere medir la corriente de salida. Si bien esto se hace en aplicaciones de motores y convertidores, la duración de los transitorios de encendido y apagado de los HEMTs hace necesario muestrear dicha corriente con periodos del orden de ns, lo cual es muy complejo.
- E. AOV y TBLS: la solución del AOV propuesta en [15] se considera fácil de implementar, conectando dos transistores de *pull-up* con tensiones distintas a la salida del driver. Respecto al TBLS, las conclusiones son similares a las expuestas en el ítem B.

## V. CONCLUSIONES

Del estudio del estado de la tecnología se concluye que la mayor frecuencia de conmutación, eficiencia y densidad de potencia de los HEMT de GaN los convierte en muy buenos candidatos para ser utilizados en los convertidores de potencia de los EVs de próxima generación. Sin embargo, estos dispositivos presentan una serie de retos de diseño relacionados con la robustez de conmutación ( $dv/dt$ ,  $di/dt$ , reboses en la tensión de puerta, *crossstalk*, EMI, falsos encendidos) que, por lo general, no son adecuadamente abordados por los drivers de puerta tradicionales.

Se han estudiado las tecnologías AGD como alternativa de los drivers de puerta tradicionales. Entre las distintas soluciones destacan las basadas en resistencia de puerta variable, control  $dv/dt$  en lazo cerrado durante el transitorio de encendido, *clamp* para supresión de oscilaciones en la tensión de puerta, corriente de puerta variable, control activo de la tensión de overdrive (AOV) y desplazador de nivel de tres ramas de alta tensión (TBLS). En general, se concluye que las soluciones AGD revisadas permiten hacer frente a los retos de diseño anteriormente mencionados, garantizando transitorios de conmutación robustos. Además, permiten alcanzar velocidades de conmutación mayores y menores pérdidas que con los drivers tradicionales. En consecuencia, posibilitan aprovechar una de las principales ventajas de los HEMTs de GaN: su mayor velocidad de conmutación.

Por último, se ha discutido la viabilidad de aplicación de las distintas soluciones analizadas en la industria del EV, así como en otros campos que también se podrían beneficiar de esta tecnología (como el sector aeroespacial).

## REFERENCES

- [1] G. Santos and O. Smith, "Electric vehicles and the energy generation mix in the UK: 2020–2050," *Energy Reports*, vol. 9, pp. 5612–5627, 2023.
- [2] P. Plötz, J. Wachsmuth, F. Sprei, T. Gnann, D. Speth, F. Neuner, and S. Link, "Greenhouse gas emission budgets and policies for zero-carbon road transport in Europe," *Climate Policy*, vol. 23, no. 3, pp. 343–354, 2023.
- [3] P. Prajapati and S. Balamurugan, "Leveraging GaN for DC-DC power modules for efficient EVs: A review," *IEEE Access*, vol. 11, pp. 95 874–95 888, 2023.
- [4] N. Keshmiri, D. Wang, B. Agrawal, R. Hou, and A. Emadi, "Current status and future trends of GaN HEMTs in electrified transportation," *IEEE Access*, vol. 8, pp. 70 553–70 571, 2020.
- [5] E. Robles, A. Matallana, I. Aretxabaleta, J. Andreu, M. Fernández, and J. L. Martín, "The role of power device technology in the electric vehicle powertrain," *International Journal of Energy Research*, vol. 46, no. 15, pp. 22 222–22 265, 2022.
- [6] S. Mukherjee, J. M. Ruiz, and P. Barbosa, "A high power density wide range DC-DC converter for universal electric vehicle charging," *IEEE Transactions on Power Electronics*, vol. 38, no. 2, pp. 1998–2012, Feb 2023.
- [7] U.S. DRIVE Partnership, "Electrical and electronics technical team roadmap," Tech. Rep., 2017. [Online]. Available: <https://www.energy.gov/eere/vehicles/articles/us-drive-electrical-and-electronics-technical-team-roadmap>
- [8] A. I. Emon, Mustafeez-ul-Hassan, A. B. Mirza, J. Kaplun, S. S. Vala, and F. Luo, "A review of high-speed GaN power modules: state of the art, challenges, and solutions," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 11, no. 3, pp. 2707–2729, June 2023.
- [9] J. Chen, J. Xu, W. Song, Q. Luo, and H. A. Mantooth, "A suppression method for gate-source voltage oscillation with clamping function for GaN devices," *IEEE Transactions on Power Electronics*, vol. 38, no. 2, pp. 1435–1439, Feb 2023.
- [10] P. Bau, M. Cousineau, B. Cougo, F. Richardeau, and N. Rouger, "CMOS active gate driver for closed-loop  $dv/dt$  control of GaN transistors," *IEEE Transactions on Power Electronics*, vol. 35, no. 12, pp. 13 322–13 332, Dec 2020.
- [11] H. C. P. Dymond, J. Wang, D. Liu, J. J. O. Dalton, N. McNeill, D. Pamunuwa, S. J. Hollis, and B. H. Stark, "A 6.7-GHz active gate driver for GaN FETs to combat overshoot, ringing, and EMI," *IEEE Transactions on Power Electronics*, vol. 33, no. 1, pp. 581–594, Jan 2018.
- [12] A. Udabe, I. Baraia-Etxaburu, and D. G. Diez, "Gallium nitride power devices: a state of the art review," *IEEE Access*, vol. 11, pp. 48 628–48 650, 2023.
- [13] J. Millán, P. Godignon, X. Perpiñà, A. Pérez-Tomás, and J. Rebollo, "A survey of wide bandgap power semiconductor devices," *IEEE Transactions on Power Electronics*, vol. 29, no. 5, pp. 2155–2163, 2014.
- [14] E. A. Jones, F. F. Wang, and D. Costinett, "Review of commercial GaN power devices and GaN-based converter design challenges," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 4, no. 3, pp. 707–719, Sep. 2016.
- [15] S. Yu, Q. Zhou, G. Shi, T. Wu, J. Zhu, L. Zhang, W. Sun, S. Zhang, N. He, and Y. Li, "A 400-V half bridge gate driver for normally-off GaN HEMTs with effective  $dv/dt$  control and high  $dv/dt$  immunity," *IEEE Transactions on Industrial Electronics*, vol. 70, no. 1, pp. 741–751, 2023.
- [16] J. Chen, Q. Luo, J. Huang, Q. He, P. Sun, and X. Du, "Analysis and design of an RC snubber circuit to suppress false triggering oscillation for GaN devices in half-bridge circuits," *IEEE Transactions on Power Electronics*, vol. 35, no. 3, pp. 2690–2704, March 2020.
- [17] X. Ke, J. Sankman, Y. Chen, L. He, and D. B. Ma, "A tri-slope gate driving GaN DC-DC converter with spurious noise compression and ringing suppression for automotive applications," *IEEE Journal of Solid-State Circuits*, vol. 53, no. 1, pp. 247–260, 2018.
- [18] J. Cao, Z. Zhou, Z. Wang, H. Tang, and B. Zhang, "A sub-nanosecond level shifter with ultra-high  $dv/dt$  immunity suitable for wide-bandgap applications," in *Proc. of the IEEE International Symposium on Circuits and Systems (ISCAS)*, 2020, pp. 1–5.